

Inhalt

Inhalt	I
Abbildungsverzeichnis	III
Tabellenverzeichnis	IV
Abkürzungsverzeichnis	V
1 Einleitung.....	1
2 Grundlagen.....	3
2.1 Halbleitergrundmaterial	3
2.2 Die Fotodiode als Empfänger	3
2.3 Indiumphosphid als Ausgangsmaterial	4
2.4 Technologisches Umfeld des Projektes.....	5
2.5 Technologien der Halbleiterbearbeitung	5
2.6 Schichttechnik	5
2.6.1 Gasphasenabscheidung.....	6
2.6.2 Epitaxie	6
2.6.3 Kathodenzerstäubung	6
2.7 Ätztechnik.....	6
2.7.1 Nassätzen	7
2.7.2 Physikalisches Trockenätzen	7
2.7.3 Chemisches Trockenätzen	7
2.7.4 Chemisch physikalisches Trockenätzen	8
2.7.5 Lift-off-Technik	8
2.8 Fotolithografie	8
2.9 Maskentechnik	10
2.9.1 Maskenentwurf im CAD/EDA.....	11
2.9.2 Formatkonvertierung	11
2.9.3 Entwurstile.....	12
2.9.4 Randbedingungen im Entwurf	13
2.9.5 Entwurfsregelprüfung	14
2.9.6 Befehle für die Entwurfsregelprüfung in L-Edit.....	15
2.9.7 Makroprogrammierung	16

2.10	<i>Auswirkungen der Prozesse auf den Entwurf</i>	16
2.11	<i>Profildarstellung</i>	18
2.12	<i>Entwurfsdatenbank und Technologiereferenz</i>	19
3	Konzepte zur Umsetzung	21
3.1	<i>Eingesetzte Entwurfsarten</i>	21
3.2	<i>Möglichkeiten der Entwurfsregelprüfung</i>	22
3.2.1	Standard-DRC	23
3.2.2	Tanner Verify mit Befehlsdateien	23
3.2.3	Analyse von Polygonen mithilfe von Makros	23
3.2.4	Vergleich und Bewertung der Möglichkeiten von DRC	24
3.3	<i>Entwurfsregeln in Zellen und Makros</i>	24
3.4	<i>Spezielle Anforderungen der Optoelektronik</i>	25
3.5	<i>Versuch im Bereich DRC</i>	26
4	Implementierung	29
4.1	<i>Realisierung des Bauelements in Entwurfsebenen</i>	29
4.2	<i>Profilschnitt in L-Edit</i>	30
4.3	<i>Eingesetzte Makros</i>	31
4.4	<i>Technologische Entwurfsregelprüfung</i>	34
4.4.1	Umsetzung der prozessabhängigen Entwurfsregelprüfung am Beispiel der Lithografie	35
4.5	<i>Funktionale Entwurfsregeln und ihre Randbedingungen</i>	38
4.5.1	Umsetzung der funktionalen Entwurfsregeln	39
4.6	<i>Umsetzung der Technologiereferenz</i>	39
5	Fazit	41
Literatur	43
Selbstständigkeitserklärung	45

Abbildungsverzeichnis

Abb. 1: Aufbau einer Fotodiode (links) und ihr Schaltsymbol (rechts)	4
Abb. 2: Prinzip der Fotolithografie mit Positiv- bzw. Negativ-Lack	9
Abb. 3: Spinkurve, Lackdicke im Verhältnis zur Drehzahl	9
Abb. 4: Querschnitt durch konforme und nicht konforme Abscheidung.....	17
Abb. 5: Vergleich zwischen anisotropem und isotropem Ätzcharakter	18
Abb. 6: Skizze des zu entwerfenden Bauelementes	18
Abb. 7: Abbildung eines Kreisrings als Polygon.....	24
Abb. 8: Verbindung zweier Punkte P1 und P2 mittels euklidischer Verdrahtung (dE) und Manhattan-Verdrahtung (dM)	25
Abb. 9: Skizze der Ebene1 (grün) und Ebene2 (rot)	26
Abb. 10: Profildarstellung des Detektors.....	30
Abb. 11: Mit Parametern ausgefüllte .csv Datei	31
Abb. 12: Block mit den generierten Zellen	32
Abb. 13: Automatisch verteilte Blöcke mit Mindestabstand zum Rand.....	33
Abb. 14: Untersuchte Struktur (li), Fehleranzeige auf einer speziellen Ebene (re)	34
Abb. 15: Lackflanke Positivlack Abb. 16: Lackflanke Negativlack	35
Abb. 17: Entwurf (links) und Abbildung durch die Lithografie (rechts)	36
Abb. 18: Entwurf einer Testmaske Abb. 19: Testbelichtung	38
Abb. 20: Optimale Justage, tolerable Justage, Justage außerhalb der Toleranz (v. l. n. r.)	39

Tabellenverzeichnis

Tab. 1: Prozessbezogene Entwurfsregeln für die Lithografie	37
--	----

Abkürzungsverzeichnis

BCB	Benzocyclobuten
C	Programmiersprache „C“
CAD	Computer Aided Design
csv	Comma separated values
CVD	Chemical Vapour Deposition
DLL	Direct Link Library
DRC	Design Rule Check
ECAD	Electronic Computer Aided Design
EDA	Electronic Design Automation
EDV	Elektronische Datenverarbeitung
HF	Hochfrequenz
HHI	Heinrich-Hertz-Institut
IC	Integrierter Schaltkreis
InP	Indiumphosphid
i-	intrinsisch
li	links
oa	Dateiformat für Open-Access-Datenbanken
PC	Photonic Components
PIC	Photonischer Integrierter Schaltkreis
pn-	p- und n-dotiertes Material
re	rechts
SPR	Standard Place and Route
tdb	Dateiformat für Tanner-Database
UPI	User-Programmable Interface
UV	Ultra Violett

xst**Dateiformat für L-Edit**

1 Einleitung

Das hier vorgestellte Projekt hat die Erstellung eines Satzes lithografischer Masken für die Halbleiterbearbeitung zum Ziel. Die besondere Herausforderung liegt dabei in der Beachtung der vorhandenen Abhängigkeiten zwischen den einzelnen Strukturebenen, da nur so die Funktionsfähigkeit des Bauelementes gewährleistet werden kann. Das Hauptaugenmerk liegt dabei auf der Erprobung von Möglichkeiten der Entwurfsregelprüfung. Daneben sollen mögliche Automatisierungen für die Entwurfserstellung programmiert werden.

Fotodetektoren auf Halbleiterbasis sind ein wesentlicher Bestandteil moderner Kommunikationstechnik. Die Übertragung großer Datenmengen geschieht heute hauptsächlich optisch, da dabei, anders als bei elektrischen Leitungen, auf der Übertragungsstrecke nur geringe Signalverluste auftreten. Bei der optischen Datenübertragung dienen Laserdioden als Sender, Glasfaserkabel als Überträger und Fotodioden (Detektor) als Datenempfänger.

Als Basis dient ein gut verstandenes Bauelement aus dem Bereich der Optoelektronik, eine Fotodiode. Diese wird im Rahmen des Diplomprojektes parametrisierbar entwickelt und entworfen sowie anschließend programmiert. Der Entwurf wird dann auf der Grundlage zu definierender Regeln einer Entwurfsregelprüfung unterzogen. Ziel dieser Arbeit ist es, die prozessbedingten sowie funktionsbedingten Regeln im Entwurfsprogramm abzubilden.

Um eine Fotodiode herzustellen, müssen unterschiedliche Materialien auf dem Grundmaterial Indiumphosphid (InP) prozesstechnisch strukturiert werden. Die Fotolithografie stellt dabei das Bindeglied zwischen dem Projektthema und den nötigen Prozessen dar. Die dafür entworfene Maske dient der Fotolithografie als Vorlage. Diese Maske bildet dabei das gewünschte Prozessergebnis ab. Um den Prozessablauf störungsfrei zu ermöglichen, müssen die Prozessgrenzen auf der Maske eingehalten werden. Diese Prozessgrenzen gilt es mit den Entwurfsregeln abzubilden.

Als einheitliches System für die Erstellung der Entwurfsdaten wurde in einem betriebsinternen Auswahlverfahren L-Edit der Firma Mentor Graphics ausgewählt. Dieses Projekt testet die Möglichkeiten im bisher nicht genutzten Bereich der Entwurfsregelprüfung, wobei die durch die vorgegebene Softwareumgebung gegebenen Möglichkeiten zu nutzen bzw. deren Grenzen zu untersuchen sowie mögliche Lösungen zu entwickeln sind.

Das folgende Kapitel 2 stellt die Fotodiode als solche vor, um ein Grundverständnis für das Bauelement herzustellen, welches erstellt werden und auf welchem die Entwurfsregelprüfung stattfinden soll. Es wird ausgeführt, welche technischen Voraussetzung und Gesetzmäßigkeiten bei der Bearbeitung dieses Bauelementes zu berücksichtigen sind. Des Weiteren wird auf das Umfeld eingegangen, in dem die Fotodiode hergestellt wird, um so ein Verständnis für die Bedingungen der Implementierung der Projektziele zu schaffen.

Das sich anschließende 3. Kapitel untersucht die Möglichkeiten der Umsetzung einer Entwurfsregelprüfung. Diese Überlegungen und Untersuchungen bilden die Grundlage für die Umsetzung des Entwurfes. In Kapitel 4 wird vorgestellt, was im Rahmen des Projektes tatsächlich praktisch umgesetzt werden konnte. Das Fazit fasst die Ergebnisse dieser Arbeit zusammen und gibt einen thematischen Ausblick auf weitere Untersuchungspotentiale.

2 Grundlagen

In diesem Kapitel wird beschrieben, welche technischen Voraussetzung und Gesetzmäßigkeiten bei der Herstellung einer Fotodiode benötigt werden bzw. zu berücksichtigen sind. Des Weiteren wird das Umfeld beschrieben, in dem das Bauelement hergestellt wird, um ein Verständnis für den Weg der Umsetzung zu schaffen.

2.1 Halbleitergrundmaterial

Als Halbleiter werden Werkstoffe bezeichnet, deren elektrische Leitfähigkeit zwischen derjenigen von metallischen Leitern und derjenigen von Isolatoren liegt.¹ Es wird zwischen Elementhalbleitern und Verbindungshalbleitern unterschieden. Elementhalbleiter bestehen aus einem einzigen Element, bspw. Silizium oder Germanium.² Verbindungshalbleiter bestehen aus mehreren verschiedenen Elementen.³ Hierfür werden in der Halbleitertechnik unter anderem Verbindungen aus den Elementen der III. und der V. Gruppe des Periodensystems verwendet. Zu diesen Verbindungen gehört auch Indiumphosphid. Voraussetzung für die Wirkungsweise ist „die Herstellung nahezu perfekter Einkristalle höchster Reinheit.“⁴, da die Basis aller Bauelemente der Halbleitertechnik ihre gezielte Verunreinigung, die sogenannte Dotierung, ist. Dabei werden die physikalischen Eigenschaften des Materials gezielt durch die Einlagerung von Fremdatomen verändert. Für Silizium werden bei der p-Dotierung Elemente der III. Gruppe und bei der n-Dotierung Elemente der V. Gruppe in die Gitterstruktur eingebaut. Durch den direkten Kontakt der unterschiedlich dotierten Gebiete entsteht die pn-Diode.

2.2 Die Fotodiode als Empfänger

Ziel dieses Projektes ist der Entwurf eines optoelektronischen Empfängers in Form einer Fotodiode. Dabei handelt es sich um eine pin-Diode, die so aufgebaut ist, dass sie empfindlich auf Licht reagiert: „Eine pin-Diode ist ähnlich wie eine pn-Diode aufgebaut. Jedoch liegen p- und n-Schicht nicht direkt nebeneinander, zwischen diesen Schichten befindet

¹ Vgl. (Ivers-Tiffée & Münch, 2007), S. 98

² Vgl. (Ivers-Tiffée & Münch, 2007), S. 99

³ Vgl. (Ivers-Tiffée & Münch, 2007), S. 100

⁴ (Ivers-Tiffée & Münch, 2007), S. 98

sich eine schwach dotierte i-Schicht [...]“⁵. Diese i-Schicht verhält sich wie ein undotierter Halbleiter, hat wenig freie Ladungsträger und ist hochohmig, d. h. sie verfügt nur über ihre (geringe) Eigenleitung.⁶ Dadurch „vergrößert sich die Raumladungszone, sie wird so groß wie die undotierte Zone. [...] Auf diese Weise wird die lichtabsorbierende Schicht möglichst dick gemacht, um das einfallende Licht möglichst komplett zu absorbieren und die Empfindlichkeit der Fotodiode zu erhöhen.“⁷ „Durch diesen Aufbau verringert sich [auch] die Kapazität zwischen den Anschlüssen der Diode, was eine erhöhte Grenzfrequenz zur Folge hat.“⁸ Neben dem Material ist der Aufbau der Diode entscheidend für ihre Lichtempfindlichkeit. In Abb.1 bedeckt „der Anodenkontakt der Fotodiode [...] nicht die gesamte Oberfläche, sodass Licht in das [Innere der Diode] gelangen kann.“⁹

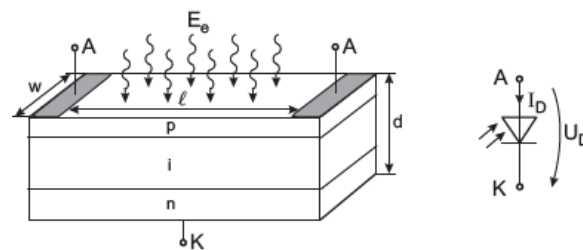


Abb. 1: Aufbau einer Fotodiode (links) und ihr Schaltsymbol (rechts)¹⁰

2.3 Indiumphosphid als Ausgangsmaterial

Die Dämpfung des Lichts im Glasfaserkabel ist abhängig von der Wellenlänge. Vorzugsweise liegt die Wellenlänge des verwendeten Lichtes im Infrarotbereich, d. h. bei 800 nm bis 1600 nm. Jedoch absorbieren schon minimale Verunreinigungen, die bei der Herstellung in die Fasern der Glasfaserkabel gelangen können, das Licht bei verschiedenen Wellenlängen besonders stark (Absorptionsspitzen). Bedingt durch diese Absorptionsspitzen gibt es Dämpfungsspitzen, die bei 950 nm, 1200 nm und 1400 nm liegen, und günstige Wellenlängenbereiche, die auch „optische Fenster“ oder „Arbeitswellenlängenbereiche“ genannt werden. Glasfaserkabel haben die geringste optische Dämpfung bei drei Frequenzen: 850 nm, 1300 nm und 1550 nm ¹¹

⁵ (Stiny, Aktive elektronische Bauelemente, 2016), S. 188

⁶ Vgl. (Stiny, Aktive elektronische Bauelemente, 2016), S. 189

⁷ (Stiny, Aktive elektronische Bauelemente, 2016), S. 171

⁸ (Platzmann, 2013), S. 1045

⁹ (Göbel, 2011), S. 152

¹⁰ (Göbel, 2011), S. 152

¹¹ Vgl. (Stiny, Passive elektronische Bauelemente, 2015), S. 426

Indiumphosphid (InP)-Wafer sind bis zu 1 mm starke und im Durchmesser bis zu 100 mm große Scheiben aus Halbleitermaterial. InP ist ein Verbindungshalbleiter und als heterogenes System mit InGaAsP, kann die Fotodiode auf das Dämpfungsminimal, bei 1550 nm der Quarzglasfaser abgestimmt werden. Bei diesem Aufbau dient InP als transparentes Substrat und die Photogeneration findet im InGaAs-Bereich statt.¹²

2.4 Technologisches Umfeld des Projektes

Das Projekt wurde am Fraunhofer Institut für Nachrichtentechnik, Heinrich-Hertz-Institut (HHI), in der Abteilung Photonische Komponenten (Photonic Components, PC) durchgeführt. Einer der breit gefächerten Forschungsschwerpunkte des HHI ist die optische Drahtloskommunikation für Hochgeschwindigkeits-Datenverbindungen. Aufgabe der Abteilung PC ist die Forschung zu Optochips und zu Photonischen Integrierten Schaltkreise (PIC) für die Anwendungsbereiche Senden/Empfangen mit mehr als 100 Gbit/s und der Sensorik. Hierfür werden am HHI hauptsächlich Indiumphosphid-Wafer bearbeitet.¹³

2.5 Technologien der Halbleiterbearbeitung

Für Bearbeitung von InP-Wafern erfordert vielfältige Verfahren. Die folgenden Abschnitte erläutern knapp die wichtigsten Technologien und Techniken der Halbleiterbearbeitung, um den späteren Bezug zum Projekt herzustellen und besser erklären zu können. Für die praktische Umsetzung des Themas ist ein sehr genaues Wissen über den explizit eingesetzten Prozess nötig. Hier finden nur die Verfahren Erwähnung, die auch bei der Bearbeitung des projektierten Wafers zur Anwendung kommen. Daher hat diese Aufzählung keinen Anspruch auf Vollständigkeit, es gibt darüber hinaus viele weitere Techniken.

2.6 Schichttechnik

„Mit dem Begriff Schichttechnik bezeichnet man sämtliche Methoden zum Aufbringen der verschiedenen Materialsichten auf einen Wafer. Abhängig von dem aufzubringenden Material kommen dabei unterschiedliche Verfahren zum Einsatz, von denen hier die wichtigsten vorgestellt werden sollen.“¹⁴

¹² Vgl. (Reider, 2005), S. 361

¹³ Vgl. (FhG HHI, 2017)

¹⁴ (Göbel, 2011), S. 354

2.6.1 Gasphasenabscheidung

Mithilfe der Gasphasenabscheidung (Chemical Vapour Deposition, CVD) können u. a. Siliziumnitrid und Metalle aufgebracht werden. Hierbei „werden in einer Reaktionskammer ausgewählte Gase bei definiertem Druck und [festgelegter] Temperatur über die zu beschichtenden Wafer geleitet. Auf diesen bildet sich dann, abhängig von den Prozessgasen, eine entsprechende Schicht.“¹⁵

2.6.2 Epitaxie

Bei der Epitaxie wird die Kristallstruktur des Wafermaterials ausgenutzt. Auf diesem Substrat wächst „eine Schicht mit der gleichen Kristallstruktur, so dass sich z. B. einkristalline Schichten auf einen [...] Wafer aufbringen lassen“, der selbst eine entsprechende Kristallstruktur aufweist: Die Schicht wächst „nur an den Stellen auf, an denen eine einkristalline Unterlage vorhanden ist. Somit lässt sich eine einkristalline [...] Schicht auch lokal aufbringen, indem man die Stellen, an denen keine Epitaxieschicht aufwachsen soll, zuvor z. B. mit Siliziumoxid beschichtet.“ Bei diesem Verfahren werden „entsprechende Prozessgase [...] bei Temperaturen von etwa 1000 °C über das Substrat geleitet.“¹⁶

2.6.3 Kathodenzerstäubung

Das Verfahren der Kathodenzerstäubung (auch „Sputtern“) wird bevorzugt angewandt, um Metallschichten aufzubringen. Hierbei „wird ein ionisiertes Gas (z. B. Argon) in einer Elektrodenanordnung in Richtung der negativ geladenen Kathode beschleunigt. An dieser ist ein so genanntes Target angebracht, welches aus dem Material besteht, das auf den Wafer aufgebracht werden soll. Durch die Auftreffenergie der Argonionen werden kleinste Partikel aus dem Target herausgelöst, die dann auf dem Wafer landen und sich dort in einer gleichmäßigen Schicht ablagern [...]“.“¹⁷

2.7 Ätztechnik

Zur Strukturierung der Waferoberfläche durch das Entfernen einzelner Schichten in bestimmten, zuvor definierten Bereichen werden unterschiedliche Ätzverfahren eingesetzt, nachfolgend werden einige vorgestellt. Von Bedeutung für die Ätztechnik sind zwei Kenn-

¹⁵ (Göbel, 2011), S. 355

¹⁶ (Göbel, 2011), S. 355

¹⁷ (Göbel, 2011), S. 357

größen: Die Selektivität gibt an „wie stark ein Material im Vergleich zu einem anderen Material durch den Ätzvorgang abgetragen wird“¹⁸, d. h. wie stark bestimmte Bereiche geätzt werden bzw. unberührt bleiben. Die Isotropie „gibt an, ob der Abtrag beim Ätzen ausschließlich senkrecht zur Waferoberfläche erfolgt (anisotropes Ätzen) oder aber gleichmäßig in alle Richtungen (isotropes Ätzen).“¹⁹ Die verschiedenen Ätzverfahren unterscheiden sich hinsichtlich dieser Kenngrößen sowie des jeweils zu betreibenden „apparativen Aufwandes.“²⁰

2.7.1 Nassätzen

Ein einfaches Ätzverfahren ist das Nassätzen. Dabei wird „der Wafer mit der abzutragenden Schicht in eine flüssige Ätzlösung eingetaucht oder mit dieser besprüht.“ Dieser isotrope Ätzprozess führt leicht zum Unterätzen von Strukturen, durch eine gezielte „Auswahl der Lösung erreicht man jedoch eine sehr hohe Selektivität, so dass die Ätzmaske praktisch nicht angegriffen wird.“²¹

2.7.2 Physikalisches Trockenätzen

Beim physikalischen Trockenätzen wird die Waferoberfläche mit Ionen oder Elektronen beschossen; durch deren kinetische Energie „werden aus der Waferoberfläche kleinste Partikel herausgerissen, so dass es zu einem Materialabtrag kommt.“²² Jedoch bietet dieses Verfahren eine nur geringe Selektivität zur Ätzmaske.²³

2.7.3 Chemisches Trockenätzen

„Bei dem chemischen Trockenätzen wird ein Gas über die Waferoberfläche geleitet, welches dann mit dieser reagiert. Durch geeignete Wahl des Gases erreicht man eine hohe Selektivität, allerdings kommt es ähnlich wie beim Nassätzen zur Ausbildung eines isotropen Ätzprofils, so dass dieses Verfahren nicht zur Erzeugung feiner Strukturen geeignet ist.“²⁴

¹⁸ (Göbel, 2011), S. 358

¹⁹ (Göbel, 2011), S. 358f.

²⁰ (Göbel, 2011), S. 359

²¹ (Göbel, 2011), S. 359

²² (Göbel, 2011), S. 359f.

²³ Vgl. (Göbel, 2011), S. 360

²⁴ (Göbel, 2011), S. 360

2.7.4 Chemisch physikalisches Trockenätzen

„Das chemisch physikalische Trockenätzen ist ein Verfahren, bei dem ein ionisiertes Ätzgas in einer Elektrodenanordnung durch das elektrische Feld zu dem Wafer hin beschleunigt wird und dort den Ätzvorgang auslöst [...]. Wegen des senkrechten Teilchenbeschusses erreicht man dabei eine sehr genaue Abbildung der Maskenstruktur.“²⁵

2.7.5 Lift-off-Technik

„Die Lift-off-Technik [... vom Englischen „abheben“] wird vor allem dann eingesetzt, wenn Edelmetalle zu strukturieren sind, keine Ätzmedien mit genügend hoher Selektivität zu bereits vorhandenen Mikrostrukturen zur Verfügung stehen oder [...]. Der UV-Lithografie [(siehe Abschnitt 2.7 Fotolithografie)] von Resist folgt die Beschichtung des zu strukturierenden Materials. Beschichtet wird durch Aufdampfen im Hochvakuum oder ein ähnlich gerichtetes Beschichtungsverfahren, bei dem die Vorzugsrichtung des Teilchentransportes eine Bedeckung der Resist-Flanken weitgehend vermeidet. Abschließend wird der Resist durch einen [sogenannten] Remover oder ein Lösungsmittel (z.B. Aceton), evtl. unter Ultraschalleinwirkung, wieder entfernt. Dabei wird der Resist von den Flanken her abgetragen, [...]“²⁶

2.8 Fotolithografie

Mithilfe des Verfahrens der Fotolithografie werden planare und dreidimensionale Mikrostrukturen in Substraten oder in darauf befindlichen Funktionsschichten erzeugt.²⁷ Dabei unterscheidet man zwei Prozessarten: Beim Positivprozess bzw. beim Verfahren mit Positivresist wird der Lack an den Stellen entfernt, an denen er belichtet wird; beim Negativprozess bzw. mit Negativresist bleiben diejenigen Stellen stehen, die belichtet werden (Abb. 2). Als dritte ‚Nebenart‘ gibt es das sogenannte „Image reversal“ als Umkehrprozess, wobei ein positiver Lack durch Zwischenschritte zum Negativprozess umgekehrt wird.²⁸

²⁵ (Göbel, 2011), S. 360

²⁶ (Völklein & Zetterer, 2006), S. 108

²⁷ Vgl. (Völklein & Zetterer, 2006), S. 66

²⁸ Vgl. (Hilleringmann, 2014), S. 33f.

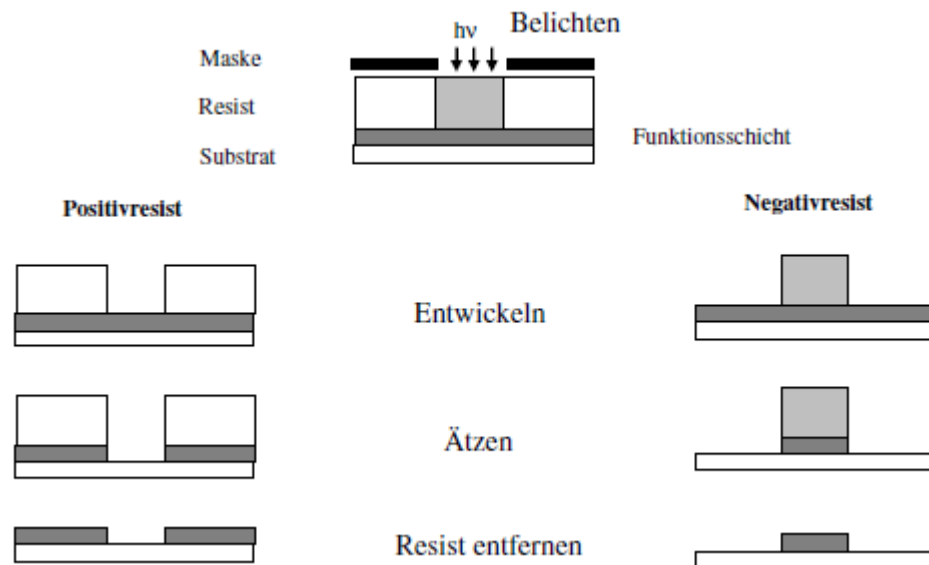


Abb. 2: Prinzip der Fotolithografie mit Positiv- bzw. Negativ-Lack²⁹

Der flüssige Lack wird durch Rotationsbeschichtung (auch: ‚Aufschleudern‘ oder ‚Spincoaten‘) in ausreichender Menge (wenige ml) in der Mitte des Substrates aufgetragen und mithilfe einer rotierenden Scheibe (Chuck) breitgeschleudert und so verteilt. Die sich ergebende Schichtdicke ist abhängig von der verwendeten Drehzahl und der Viskosität des verwendeten Lackes (Dicke = Prozesskoeffizient / Wurzel [Drehzahl]): Je schneller aufgeschleudert wird, desto dünner wird die Lackschicht (Abb. 3). Üblicherweise werden Drehzahlen von 1.000 bis 6.000 U/min verwendet.³⁰ Nur wenige Prozent des Lackes verbleiben dabei auf dem Substrat.

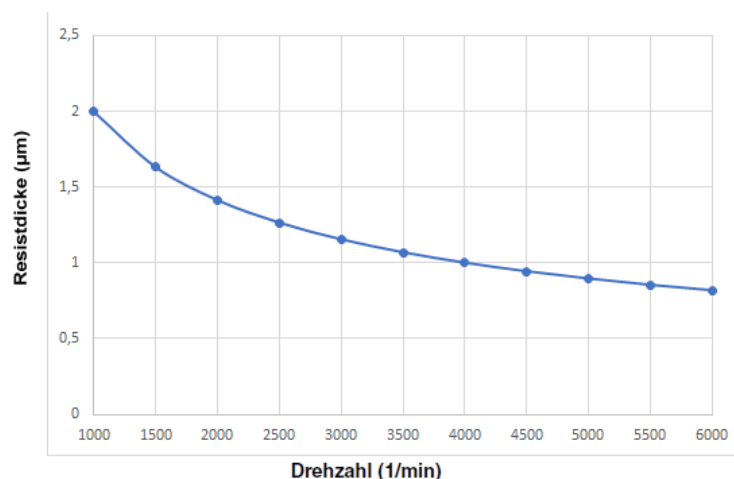


Abb. 3: Spinkurve, Lackdicke im Verhältnis zur Drehzahl³¹

²⁹ (Völklein & Zetterer, 2006), S. 66

³⁰ Vgl. (Völklein & Zetterer, 2006), S. 68

³¹ Eigene Darstellung

Beim anschließenden Pre-Bake, dem Ausbacken des Lackes vor dem Belichten, werden die noch im Lack enthaltenen Restlösungsmittel ausgetrieben. Dadurch wird der Lack mechanisch robust und bleibt z. B. nicht an der zum Belichten benötigten Maske kleben.

Danach findet eine Kontaktbelichtung statt. Dabei befindet sich die Maske in direktem Kontakt mit der Fotolackschicht auf dem Wafer. Um den Abstand zwischen Wafer und Maske zu minimieren und somit präzisere, höher aufgelöste Ergebnisse zu erzielen, wird bei der Belichtung der Wafer gegen die Maske gepresst bzw. ein Vakuum zwischen Wafer und Maske hergestellt. Eine Schwachstelle sind jedoch die Beugungseffekte an den Strukturanten, welche die Auflösung begrenzen. Je nach verwendeter Wellenlänge und aufgetragener Dicke des Fotolackes sind (auf ebenen Oberflächen) minimale Strukturweiten von ca. $0,8\text{ }\mu\text{m}$ bei 436 nm Wellenlänge bis hinunter zu ca. $0,4\text{ }\mu\text{m}$ bei 248 nm Wellenlänge möglich.³²

Durch die UV-Belichtung in einer genau vorgegebenen Dauer wird die Struktur der Maske 1:1 auf die Halbleiterscheibe übertragen. Die Belichtung mit einer 1:1-Maske hat den Vorteil, dass der gesamte Wafer auf einmal belichtet wird, was einen hohen Waferdurchsatz ermöglicht.³³

Beim anschließenden Entwickeln in wässriger Lösung sind die fotosensitiven Eigenschaften des jeweils verwendeten Lackes entscheidend: Positive Lacke bilden beim Belichten Säuren, die in der basischen Entwicklerflüssigkeit zu wasserlöslichen Salzen reagieren und herausgelöst werden; die nicht bestrahlten Bereiche bleiben durch den Lack maskiert. Negative Lacke werden durch die beim Belichten eingebrachte Energie quervernetzt und sind so durch den Entwickler schwer löslich; die unbelichteten Stellen werden abgelöst.³⁴

Optional kann eine Nachbehandlung erfolgen: Durch Tempern (Erwärmen) oder Flutbelichten (gesamter Wafer ohne Maske) wird eine bessere chemische und physikalische Stabilität der Struktur hergestellt. Jedoch kann Tempern auch zum Verlaufen der Struktur führen.

2.9 Maskentechnik

Die für den Lithografieprozess benötigten Masken bilden das Muster (Pattern) des Entwurfes als Chromschicht auf einer transparenten Glas- bzw. Quarzplatte ab. Die Masken werden fotolithografisch mithilfe eines Elektronenschreibers hergestellt. Sie dienen dann bei der Bearbeitung der Wafer mittels Fotolithografie als Vorlage.

³² Vgl. (Hilleringmann, 2014), S. 39f.

³³ Vgl. (Hilleringmann, 2014), S. 39f.

³⁴ Vgl. (Hilleringmann, 2014), S. 33f.

Bei der Elektronenstrahl-Lithografie wird ein fokussierter Elektronenstrahl über die mit Lack beschichteten Wafer bzw. Masken oder andere Substrate gefahren („Überscannen“). Dabei werden, von einem Rechner gesteuert, die Stellen ausgelassen, die nicht belichtet werden sollen („ausgetastet“). Dies geschieht in der Anlage unter Hochvakuum.³⁵ Da die spätere Abbildung der Fotomaske im Bearbeitungsprozess zum gewünschten Ergebnis führen soll, sollten bereits bei ihrer Erstellung die prozessbedingten Grenzwerte eingehalten werden. Diese Abhängigkeit gilt es in den prozessbedingten Entwurfsregeln abzubilden und zu berücksichtigen (siehe Abschnitt 2.9.5).

2.9.1 Maskenentwurf im CAD/EDA

CAD (Computer Aided Design), also das rechnerunterstützte Konstruieren, bezeichnet die Unterstützung konstruktiver Aufgaben bei der Herstellung eines Produktes durch EDV.³⁶ Beim vorliegenden Projekt wird mithilfe der Software L-Edit der Firma Tanner/Mentor Graphics eine digitale Zeichnung der zu schreibenden Maske erstellt. Bei solchen Spezialanwendungen wird dieser Softwaretyp auch als ECAD (electronic CAD) oder EDA (Electronic Design Automation) bezeichnet.³⁷

Bei der zu erstellenden Zeichnung handelt es sich um eine Vektorgrafik, d.h. die Koordinaten einzelner Punkte werden gespeichert und diese Punkte zu Formen verbunden; so entstehen Polygone mit maximal 8.191 Punkten.³⁸ Diese Punkte liegen auf einem Raster, dessen Dimension entscheidend für das spätere Ergebnis ist, z.B. werden Kreise immer als Vielecke gebildet. Die Genauigkeit der Form hängt auch vom später verwendeten Produktionsraster ab. Dieses kann schon beim Zeichnen eingestellt werden, sodass man sich das spätere Ergebnis im Voraus anzeigen lassen kann. Exportiert werden diese Zeichnungen im GDSII-Format, wobei es sich um ein sehr altes Format handelt, das einen Industriestandard darstellt. Es speichert die Koordinaten als Ganzzahlen mit einer Auflösung von 1 nm und in einem vorzeichenbehafteten Bereich von 64 Bit, also von -2^{32} bis $2^{32}-1$.³⁹

2.9.2 Formatkonvertierung

Da die eingesetzte Belichtungsanlage das GDS-Format nicht verarbeiten kann, muss eine Konvertierung der Daten vorgenommen werden. Diese werden gespiegelt, da sie als Draufsicht auf den Wafer erstellt werden, das Licht im fotolithografischen Verfahren aber von

³⁵ Vgl. (Hilleringmann, 2014), S. 41f.

³⁶ Vgl. (Wikipedia, 2017), CDA

³⁷ Vgl. (Wikipedia, 2017), EDA

³⁸ Vgl. (layouteditor, 2017), GDSII Wiki

³⁹ Vgl. (DiBartolomeo, 2017), All about GDSII

hinten durch die Maske auf den Wafer trifft. Im Zuge dessen können die Daten auch zusätzlich aufbereitet werden, um bei der Belichtung auftretenden negativen physikalischen Effekten vorzubeugen: Je nach angewandtem Prozess bei der Maskenherstellung weichen die geplanten Linienbreiten von denen auf der fertigen Maske ab, d. h. Stege werden schmaler und Fenster breiter. Um solchen Abweichungen entgegenzuwirken, werden die gezeichneten Strukturen mit Offsets beaufschlagt. Dazu werden zu den beschriebenen Polygonen Werte addiert oder von ihnen subtrahiert, um den gewünschten Vorhalt zu erzielen. Die Designdaten werden außerdem durch Informationen zur Energiemenge und zur Aufteilung der Felder ergänzt.

2.9.3 Entwurststile

Entwurfsstile bezeichnen das Vorgehen in der Entwurfsphase und lassen sich grundsätzlich in zwei Gruppen einteilen: Sie können entweder kundenspezifisch oder standardisiert sein. Im kundenspezifischen Entwurststil werden die Layoutelemente manuell entworfen und können auf der gesamten verfügbaren Layoutfläche platziert werden („randbedingungs-frei“). Die Layoutelemente im standardisierten Entwurststil besitzen eine vorgegebene Struktur und Anordnung, wodurch die Komplexität der Layoutsynthese reduziert wird.⁴⁰

Beim kundenspezifischen Entwurf basiert das Layout einer Schaltung auf Expertenwissen und wird in allen Einzelheiten manuell entworfen. Durch die mögliche volle „Ausreizung“ der Freiheitsgrade entsteht ein hoher Optimierungsgrad des Layouts (Flächennutzung, Flächenform, elektrische Eigenschaften usw.). Jedoch ist diese Methode sehr zeitaufwendig (viele Personen – Monate pro Schaltung) und weist einen hohen Schwierigkeitsgrad auf (Übersichtswissen und Detailarbeit gleichzeitig), was in einer höheren Wahrscheinlichkeit für das Auftreten von Fehlern resultiert. Der kundenspezifische Entwurf ist damit nur bei einer Massenproduktion von Schaltungen sinnvoll, wie z.B. Mikroprozessoren, wo sich die hohen Entwurfskosten über entsprechende Stückzahlen amortisieren. Durch die fehlende Standardisierung und den damit einhergehenden maximalen Freiheitsgraden ist das Expertenwissen des Layouteditors erfolgsentscheidend – er ist heute weit mehr als nur Zeichenwerkzeug („Polygon Pusher“).

Im standardisierten Entwurststil sind der zellenbasierte und der arraybasierte Entwurf gebräuchlich. Beim zellenbasierten Entwurf wird auf vorgefertigte Layoutelemente zugegriffen, die z. B. als Zellen in Bibliotheken bereitliegen. Beim arraybasierten Entwurf werden einzelne Ebenen, z. B. die Transistorebenen, vorgefertigt; in der anschließenden Layoutrealisierung müssen diese Ebenen nur noch verbunden bzw. verschaltet werden.⁴¹

⁴⁰ Vgl. (Lienig, 2016), S. 14

⁴¹ Vgl. (Lienig, 2016), S. 14

Oft werden Layouteditoren durch einen integrierten, im Hintergrund laufenden „Design-Rule-Checker“ unterstützt. Dieser ermöglicht ein sogenanntes „Correct-by-Construction“, d. h. beim Zeichnen begangene Entwurfsregelverletzungen, z. B. von Abstands- und Breitenregeln, werden sofort angezeigt.⁴²

2.9.4 Randbedingungen im Entwurf

Beim kundenspezifischen Entwurstil sind bestimmte Randbedingungen zu beachten, deren Berücksichtigung für die Funktion bzw. Realisierung des Layouts zwingend notwendig ist. Ausnahmen sind entwurfsmethodische Randbedingungen, welche die Komplexität des Entwurfs herabsetzen. Randbedingungen sind harte Kriterien; schon die Nichteinhaltung eines einzigen Parameters kann zur Unbrauchbarkeit des Schaltungslayouts führen.⁴³ Dies unterscheidet sie von den Optimierungszielen: Auch wenn diese nur unzureichend bzw. in unterschiedlicher Güte erfüllt werden, wird die eigentliche Schaltungsfunktion und -anwendung nicht infrage gestellt.

Insgesamt werden die zu beachtenden Randbedingungen in folgende Kategorien eingeteilt:

- **Technologische Randbedingungen** werden, wie der Begriff bereits sagt, aus der zur Herstellung angewandten Technologie und deren Grenzwerten abgeleitet. Es handelt sich also um die technologisch bedingten Abstands-, Breiten- und Überlappingsregeln, bspw. definierte minimale Breiten- und Abstandswerte der Leiterzüge auf den einzelnen Ebenen.
- **Elektrische Randbedingungen** gewährleisten das angestrebte elektrische Verhalten der Baugruppe. Sie werden daher auch funktionale Randbedingungen genannt. Beispiele: Einhaltung von maximalen Signalverzögerungen der einzelnen Leiterzüge, Leitungskopplungen unterhalb eines Maximalwertes.

Diese elektrischen Randbedingungen werden, aufgrund der technologischen Weiterentwicklung hin zu immer kleineren Strukturabmessungen, immer wichtiger. Sie resultieren aus Phänomenen, die bisher gar nicht aufgetreten sind (z. B. Elektromigrationerscheinungen) oder in den überwiegenden Fällen ignoriert werden konnten (z. B. Kopplungen zwischen benachbarten Leiterzügen).⁴⁴

- Die oben genannten **entwurfsmethodischen Randbedingungen** „werden eingeführt, um die Komplexität bzw. den Schwierigkeitsgrad des Entwurfs abzumildern. Sie dienen

⁴² Vgl. (Lienig, 2016), S. 14

⁴³ Vgl. (Lienig, 2016), S. 22

⁴⁴ (Lienig, 2016), S. 22

dazu, die Layoutaufgabe einer algorithmischen Lösung zugänglich zu machen, indem sie die theoretisch vorhandenen Freiheitsgrade künstlich einschränken.“⁴⁵

2.9.5 Entwurfsregelprüfung

Mittels der Entwurfsregelprüfung wird die Einhaltung der technologisch bedingten Entwurfsregeln bereits in der Entwurfsdarstellung kontrolliert und damit die spätere Fertigbarkeit des Layouts vorab verifiziert.⁴⁶

Um auf einem Wafer einen integrierten Schaltkreis zu fertigen, werden die einzelnen Layoutebenen als Masken abgebildet. Die Formen, die auf einer Maske das Layout abbilden, müssen bestimmte Regeln einhalten, damit sie technologisch realisierbar sind und die notwendigen elektrischen Eigenschaften gewährleistet sind. Dafür werden insbesondere ihre Maße und ihre Abstände zueinander definiert. Diese Angaben werden als Entwurfsregeln („Design rules“) bezeichnet, wobei es sowohl Entwurfsregeln für Layoutdarstellungen in einer Ebene als auch für Darstellungen zwischen verschiedenen Ebenen gibt. Verknüpfen diese Regeln Layoutabbildungen auf verschiedenen Ebenen miteinander, dann beeinflussen sich diese Ebenen gegenseitig („Interacting layers“).⁴⁷

Die erforderlichen Entwurfsregeln können sehr komplex sein. Zumeist gehören sie einer der folgenden drei Gruppen an:

„– Minimale Weitenregeln (Minimum width): Die Darstellung in einer bestimmten Ebene darf nicht schmaler als ein vorgegebenes Maß sein.

– Minimale Abstandsregeln (Minimum separation): Zwei Layoutdarstellungen, die entweder zur selben Ebene gehören oder zu unterschiedlichen, sich jedoch untereinander beeinflussenden Ebenen dürfen nicht näher als ein bestimmtes Maß zueinander positioniert werden. Dies gilt auch für Diagonalabstände.

– Minimale Überlappungsregeln (Minimum overlap): Die Layoutdarstellung in einer Ebene [und die ...] Layoutdarstellung in einer beeinflussbaren anderen Ebene müssen um ein bestimmtes Maß einander überlappen.“⁴⁸

⁴⁵ (Lienig, 2016), S. 22

⁴⁶ Vgl. (Lienig, 2016), S. 12

⁴⁷ Vgl. (Lienig, 2016), S. 20

⁴⁸ (Lienig, 2016), S. 14f.

2.9.6 Befehle für die Entwurfsregelprüfung in L-Edit

Die bei Nutzung der Option „Standard DRC“ vorhandenen Befehle, zur Entwurfsregelprüfungen in der Software L-Edit, werden im Folgenden kurz erklärt.

- „Minimum Width“ prüft, ob auf der ausgewählten Ebene alle Objekte in allen Richtungen eine Mindestbreite aufweisen.
- „Exact Width“ prüft, ob auf der ausgewählten Ebene alle Objekte vertikaler und horizontaler Richtung eine exakte Breite aufweisen.
- „Not Exist“ prüft, ob auf der ausgewählten Ebene Objekte vorhanden sind und markiert evtl. vorhandene als Fehler.
- „Spacing“ prüft, ob auf der ausgewählten Ebene oder zwischen dieser und einer zweiten Ebene zwischen allen Objekten in allen Richtungen ein Mindestabstand gegeben ist.
- „Surround“ prüft, ob alle Objekte auf einer ausgewählten Ebene vom Objekten auf einer zweiten Ebene gänzlich um ein Mindestmaß umgeben sind.
- „Overlap“ prüft, ob die Objekte auf der ausgewählten Ebene sich mit Objekten auf einer zweiten Ebene um ein Mindestmaß überlappen.
- „Extension“ prüft, ob die Objekte auf der ausgewählten Ebene über Objekte auf einer zweiten Ebene um ein Mindestmaß hinausragen.
- „Density“ prüft, ob auf einer gewählten, abgeleiteten Ebene Objekte vorhanden sind und markiert vorhandene als Fehler.

Zusätzlich gibt es Möglichkeiten zur Feinabstimmung einiger Regeln:

- Ignorieren aufeinanderliegender Kanten zweier Ebenen
- Ignorieren bei Überschneidung
- spitze Winkel ignorieren, da diese zwangsläufig zum Unterschreiten des Mindestabstandes führen
- bei „Spacing“: gänzlich bedeckte Objekte ignorieren
- bei „Surround“: gänzlich außerhalb liegende Objekte ignorieren⁴⁹

⁴⁹ Vgl. (Mentor Graphics Corporation, 2016), S. 618-622

2.9.7 Makroprogrammierung

Die in diesem Projekt verwendete EDA-Software L-Edit lässt es zu, benutzereigene Makros in Form selbstgeschriebener Programme zu erstellen, sogenannter UPI-Makros (User-Programmable Interface). Geschrieben werden diese in C/C++ und um spezielle Befehle erweitert, die auch für die Bearbeitung/Definition parametrisierter Zellen benutzt werden können. Diese Makros können über die Benutzeroberfläche, über Tastenkürzel oder auch aus parametrisierten Zellen heraus gestartet werden und ermöglichen es, den Funktionsumfang der Entwurfsumgebung enorm zu erweitern sowie Abläufe zu automatisieren. Sie lassen sich als DLL (Dynamic Link Library) speichern und vor fremdem Zugriff schützen; damit bleiben der Code, wenn gewünscht, unveränderbar und der Quellcode versteckt.

Diese speziellen Befehle für L-Edit werden in folgende Kategorien aufgeteilt:

- „Interface Functions“: stellen Schnittstellen, Funktionen und Dialoge zur Verfügung und registrieren die Makros registriert;
- „Database Functions“: stellen Funktionen zur Erstellung und Manipulation der Datenbank (siehe Abschnitt 2.12) bereit;
- „Data Types and Typedefs“: liefern Funktionen zur Erstellung und Manipulation von Datenstrukturen innerhalb des Programmes⁵⁰

Im hier beschriebenen Projekt wurde diese Möglichkeit der Makroerstellung genutzt, um Schritte zu automatisieren und um eigene Entwurfsregelprüfungen zu entwerfen.

2.10 Auswirkungen der Prozesse auf den Entwurf

Die Prozesse, die zur Erzeugung der funktionalen Schichten auf dem InP-Substrat durchlaufen werden müssen, wurden in bisherigen Abschnitten kurz erklärt. Diese Prozesse beeinflussen den Entwurf nicht nur im Hinblick auf seine Gestaltung, sondern auch hinsichtlich möglicher Grenzen des Entwurfes.

Bei Beschichtungsverfahren ist im Zusammenhang mit dem Entwurf und hierfür zu entwickelnder Entwurfsregelprüfung auf die Konformität des gewählten Prozesses zu achten. Dabei kann durch Ungleichmäßigkeiten zu ungewollten Verbindungen auf der abgeschiedenen Schicht, z.B. Kurzschlüssen kommen. Abbildung 4 zeigt Beispiele für konforme und nicht konforme Abscheidung und verdeutlicht mögliche Entwurfsgrenzen.

⁵⁰ Vgl. (Mentor Graphics Corporation, 2016), S. 1237

Ebenfalls zu beachten ist die Seitenwandbedeckung, das heißt das Verhältnis zwischen dem Schichtwachstum in vertikaler und demjenigen in horizontaler Richtung.

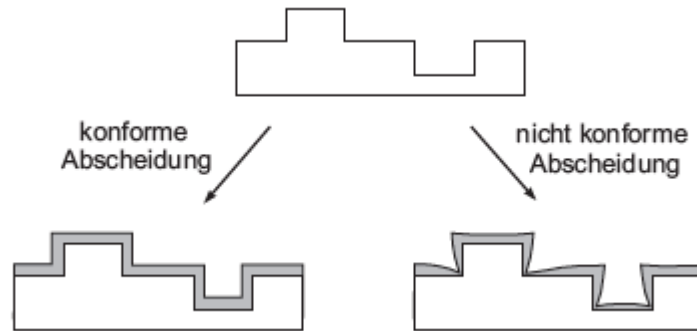


Abb. 4: Querschnitt durch konforme und nicht konforme Abscheidung⁵¹

In der Anwendung von Ätztechniken „treten die Reinformen dieser beiden Extremfälle nur sehr selten auf. Vielmehr erhält man meist Zwischenformen, die je nach Charakter des Ätzprozesses zu eher isotrop [Abb. 5 re.] oder eher anisotrop geätzten Strukturen [Abb. 5 li.] mit einer mehr oder weniger starken Unterätzung der Maskierung führen.“⁵² Daher wird bei der Wahl des jeweiligen Ätzverfahrens danach entschieden, wie präzise „die zu erzielenden Strukturen im Hinblick auf die Anwendung definiert werden müssen.“⁵³ Die Entscheidung für einen bestimmten Anlagentyp sowie für eine geeignete Ätzgaszusammensetzung richtet sich nach den „Anforderungen an die Struktur in Bezug auf Genauigkeiten, Ätztiefe und Flankenwinkel sowie das zu ätzende Schichtmaterial“; die daraus resultierenden „Prozessparameter (Gaszusammensetzung, HF-Frequenz und -Leistung, Temperatur, Druck) entscheiden über Kanten geometrien, die Selektivitäten zum Maskenmaterial und zu einem evtl. vorhandenen Ätzstopp.“⁵⁴ Auch hier stellen evtl. entstehende Flanken und Unterätzungen Grenzen des Entwurfes dar.

⁵¹ (Göbel, 2011), S. 356

⁵² Vgl. (Völklein & Zetterer, 2006), S. 101

⁵³ Vgl. (Völklein & Zetterer, 2006), S. 101

⁵⁴ Vgl. (Völklein & Zetterer, 2006), S. 108

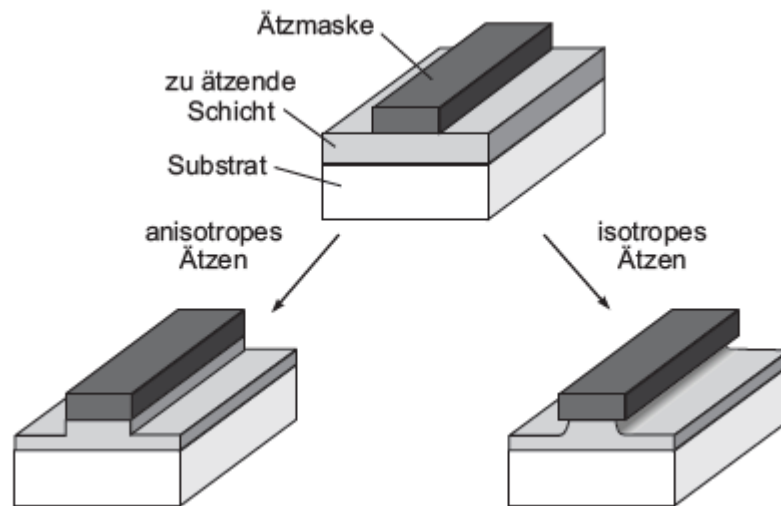


Abb. 5: Vergleich zwischen anisotropem und isotropem Ätzcharakter⁵⁵

2.11 Profildarstellung

Für ein besseres Verständnis des Bauelementes wurde in der Anfangsphase eine Skizze angefertigt; Abbildung 6 zeigt links die Skizze eines Bauelementes mit einem Lichteinfall von der Oberseite des Substrates, rechts abgebildet ist die Skizze eines Bauelementes mit einem Lichteinfall von der Rückseite des Substrates. Beide Bautypen werden benötigt und in Abschnitt 4.1 erläutert. Um eine bessere Vorstellung davon zu gewinnen, welche Stellen des Entwurfes für eine Entwurfsregelprüfung von Bedeutung sind, kann und wurde mittels L-Edit eine Profildarstellung erstellt (siehe Abschnitt 4.2).

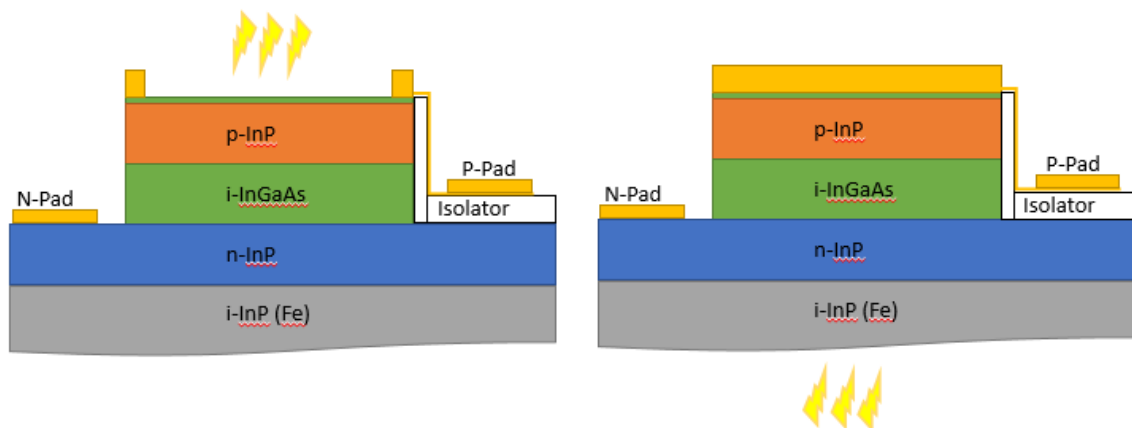


Abb. 6: Skizze des zu entwerfenden Bauelementes⁵⁶

⁵⁵ (Göbel, 2011), S. 359

⁵⁶ Eigene Darstellung

2.12 Entwurfsdatenbank und Technologiereferenz

Die Entwurfsdaten werden bei L-Edit in einer Entwurfsdatenbank gespeichert. Dabei kann zwischen zwei Datenbankformaten gewählt werden: den Formaten Tanner Database (.tdb) und OpenAccess Database (.oa). Die OpenAccess Database lässt den Zugriff mehrerer Benutzer zu, während die Tanner Database nur für die Nutzung durch einen Einzelnutzer vorgesehen ist.

Für das hier beschriebene Projekt wurde mit der Tanner Database gearbeitet, da diese kompakter ist, einen schnelleren Zugriff auf die gesamte Datenbank zulässt und nur eine Person am Entwurf gearbeitet hat. Im Übrigen ist der Funktionsumfang beider Datenbanken identisch.

Jede L-Edit-Entwurfsdatei benötigt zunächst grundlegende Informationen wie eine Definition der Ebenen, Informationen über die eingesetzte Technologie sowie über spezifische Fertigungseinstellungen. Diese Informationen werden als Technologieinformationen bezeichnet. Sie können lokal, d. h. innerhalb der Entwurfsdatenbank, oder außerhalb in einer externen Entwurfsdatenbank, der so genannten Technologiereferenz, gespeichert werden. Sollen Technologieinformationen lokal gespeichert werden, müssen sie zunächst manuell eingegeben oder aus einer externen Entwurfsdatenbank importieren werden. Bei einer außerhalb der Entwurfsdatenbank gespeicherten Technologiereferenz ruft L-Edit die Technologieinformationen jedes Mal ab, wenn eine Entwurfsdatenbank mit einer Technologiereferenz geöffnet wird; die Daten können nur aus dieser Datei aktualisiert werden. Der gesamte Satz an Technologieinformationen für einen Entwurf kann auch aus einer Kombination aus lokalen und importierten Daten bestehen.

3 Konzepte zur Umsetzung

In diesem Kapitel werden Möglichkeiten der Umsetzung der Projektziele eruiert und geprüft. Ebenso wird der Weg zur im nachfolgenden Kapitel 4 beschriebene Implementierung in die Entwurfsumgebung aufgezeigt.

Zu Beginn des Projektes wurden folgende Ziele festgelegt: Übergeordnetes Ziel ist die Erstellung eines Maskensatzes zur Herstellung eines Detektors, genauer einer Fotodiode. Die hierfür zu entwerfenden Bauelemente sollen als parametrisierbare Zellen angelegt werden, sodass sich der einmal gezeichnete Entwurf durch die Eingabe veränderter Werte (Parameter) abwandeln und so (halb)automatisch zeichnen lässt. Auf diese Weise lassen sich relativ schnell verschiedene Entwurfsvarianten des Bauelementes erstellen.

Anschließend soll mithilfe zu entwerfender Entwurfsregeln geprüft werden, ob das Entwurfsergebnis im tatsächlichen Herstellungsprozess umsetzbar und funktional ist. Dabei beeinflusst der gegebene Prozessfluss die zu berücksichtigen Entwurfsregeln. Die Entwicklung von Möglichkeiten einer adäquaten Entwurfsregelprüfung und Wege ihrer Umsetzung stellen ein wichtiges Teilziel dieses Projektes dar.

Variation und Platzierung der parametrisierbaren Zellen sollen mithilfe einer externen Tabelle, z. B. durch Excel, erstellt werden; L-Edit soll in die Lage versetzt werden, diese einzulesen und daraus automatisch die beschriebenen Zellen zu erstellen und zu platzieren.

3.1 Eingesetzte Entwurfsarten

Wie in Abschnitt 2.9.3 beschrieben, existieren verschiedene Entwurfsstile, die entweder flexibel sind oder im späteren Verlauf des Entwurfes schnelle Ergebnisse ermöglichen. Der „kundenspezifische“ Entwurf bietet maximale Flexibilität, bedeutet jedoch im Entwurfsprozess einen höheren Zeitaufwand, da jedes Element einzeln gezeichnet werden muss. Parametrisierbare Elemente in „standardisierten“ Entwurfsarten haben dagegen feste Vorgaben und sind nach der ersten Entwurfserstellung schnell duplizier- und variierbar – jedoch nur im Rahmen der als Parameter hinterlegten Möglichkeiten.

Der erste Entwurf findet „kundenspezifisch“ manuell statt, um das Ausmaß der Gestaltungsmöglichkeiten nicht zu beschränken. Die geometrischen Strukturen werden einzeln gezeichnet. Darüber hinaus findet ein reger Austausch mit dem Besteller des Entwurfs statt, dem Kunden. So lässt sich flexibel auf dessen Änderungswünsche und Anpassungen am Entwurf reagieren. Der endgültige Entwurf wird in Form von „Standardisierten“, parametrisierbaren Zellen realisiert. Diese erstellen das Bauelement oder Teile davon nach Eingabe

von Parametern automatisch, indem durch C-Code die einzelnen Elemente gezeichnet werden. Das hat den Vorteil, dass Änderungen im Entwurf durch Änderungen der Parameterwerte realisiert werden können und nicht von Hand neu gezeichnet werden muss. Es lassen sich damit auch Abhängigkeiten zwischen den einzelnen Polygonen automatisch berücksichtigen. L-Edit bietet eine Palette von Funktionen, die in C aufgerufen werden können. Diese lassen sich durch das Einbinden von Funktionsbibliotheken noch erweitern.⁵⁷

Zusätzlich lassen sich in C Makros erstellen, die die Arbeit weiter unterstützen. Diese führen vielfältige Aufgaben der Entwurfsumgebung automatisiert durch.⁵⁸ Die zu Beginn der Bearbeitungszeit geforderten Makros wurde im Rahmen des Projektes erstellt (siehe Abschnitt 4.3).

Der Entwurf findet hierarchisch statt, d.h. die untersten Zellen (Subzellen) bestehen nur aus elementaren Polygonen (Primitives), die die einzelnen Schaltungsteile bilden. Diese Subzellen werden auf einer übergeordneten Zelle angeordnet. Diese übergeordnete Zelle kann zusätzlich elementare Polygone beinhalten. Ganz oben befindet sich die sogenannte „Topzelle“, die damit den Gesamtentwurf darstellt.⁵⁹ Sich wiederholende Elemente können so nur einmal generiert mehrfach benutzt werden und Änderungen an einer Subzelle werden global übernommen.

Um den Entwurf, also die „Topzelle“, abzuschließen, sollen Subzellen im Projekt automatisch so angeordnet werden, dass die Waferfläche optimal ausgenutzt wird. Zusätzlich wird ein Makro erstellt, das eine externe Datei einliest und anhand derer die parametrisierten Zellen erstellt. Ein weiteres Makro soll die Beschriftung ergänzen. Ein bereits vorhandenes Makro fügt nötige Justiermarken auf den jeweiligen Ebenen hinzu. Komplettiert wird der Entwurf durch eine Umrandung um den Entwurf als äußerste Struktur, die für die Ausrichtung des Entwurfs auf der unbeschriebenen Maske, dem sogenannten Blank, wichtig ist und durch ein Lineal, das für die grobe Justage der Maske zum Wafer Verwendung findet.

3.2 Möglichkeiten der Entwurfsregelprüfung

Nach Recherche im Handbuch von L-Edit v2016.1, bieten sich verschiedene Arten der Entwurfsregelprüfung an. Als erstes gibt es die die Standardprüfung „DRC Standard Rules“ (Standard-DRC). Zusätzlich besteht die Möglichkeit über das Programm „Tanner Verify“ Befehlsdateien vom Typ „Calibre®“, „Dracula®“ und „Assura™“, aber auch die Möglichkeit eine Entwurfsregelprüfung auf einem Linux-Rechner mit „Calibre® One“, einer zusätzlichen

⁵⁷ Vgl. (Mentor Graphics Corporation, 2016), S. 427

⁵⁸ Vgl. (Mentor Graphics Corporation, 2016), S. 1199

⁵⁹ Vgl. (Volland, 2001), S. 61

Software nur zur Entwurfsregelprüfung. Als letzte, aber auch sehr spannende Variante war die Überlegung in wie weit man mit den Möglichkeiten der UPI-Makros, auch in Richtung Entwurfsregelprüfung nutzen kann.

3.2.1 Standard-DRC

Standard-DRC bietet acht Befehle, die in Abschnitt 2.9.6 kurz erklärt sind, an. Diese decken den Bereich der in Abschnitt 2.9.5 beschriebenen, theoretisch möglichen Regelverletzungen weitgehend ab. Sie sind aber einfach gehalten, bieten wenige Optionen, keine logische Verknüpfung untereinander und auch keine Möglichkeit das Ergebnis zur weiteren Untersuchung zu exportieren.

3.2.2 Tanner Verify mit Befehlsdateien

Das Programm Tanner Verify bietet vielfältige Möglichkeiten der Regelprüfung, dabei auch im Umgang mit Winkeln und logischer Verknüpfung von Ebenen, sowie den Export von Ergebnissen. Die Befehlsdateien werden in Tcl (Tool command language), einer einfachen Skriptsprache erstellt.

3.2.3 Analyse von Polygonen mithilfe von Makros

Makros bieten die Möglichkeit, Polygone die als Array von Koordinaten hinterlegt sind, zu verarbeiten und zu bearbeiten. Die einzelnen Knotenpunkte (Vertex), die ein Polygon ergeben, lassen sich über UPI-Funktionen auslesen. Dies kann für die Entwurfsregel, aber auch zur Manipulation von Polygonen genutzt werden. Im Abschnitt 4.3 wird beschrieben, wie auf diesem Wege beliebige Winkel detektiert werden können und darauf reagiert wird. Da jedoch Kreise und Rechtecke unter Umständen nicht als Polygone vorliegen, sondern direkt als solche Formen abgespeichert sind, müssen sie erst in Polygone umgewandelt werden.

Wichtig ist beim Einlesen der Polygone ist, dass der Algorithmus das „Ende“ erkennt. Nach dem letzten Vertex sind der Berechnung des Polygons die ersten Punkte wieder zur Verfügung zu stellen. UPI-Funktionen lesen nur die Adresse des ersten Punktes und ab da immer nur den folgenden Punkt ein. Damit lassen sich abhängig von der Funktion des Polygons Aktionen auslösen, z.B. Abschneiden von Ecken ab einem bestimmten Winkel. Bei der Bestimmung der Winkel in Polygonen mit innenliegenden Ausschneidungen kommt es zu Problemen, da der Verlauf der Polygonzüge Flächen „durchschneidet“ und so künstlich spitze Winkel schafft, an Stellen wo in der fertigen Form keine sind. Daher sollte diese Art der Manipulation vorsichtig angewendet werden. Abbildung 7 zeigt ein Kreisring als Polygon und den entstehenden spitzen Winkeln.

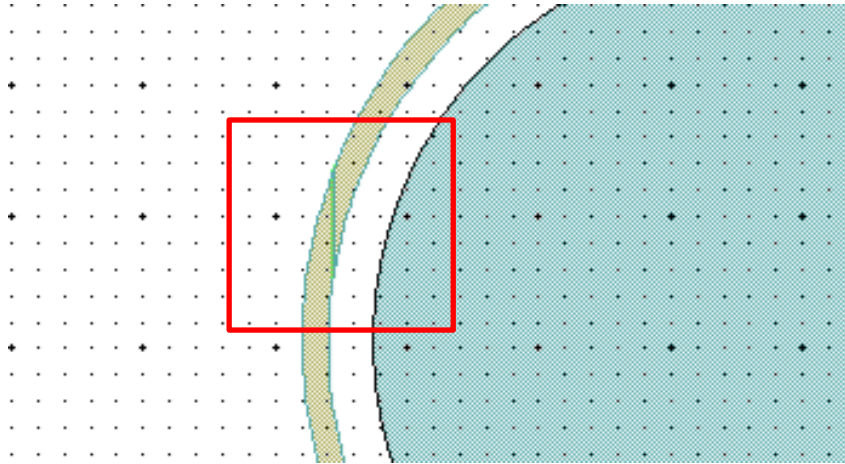


Abb. 7: Abbildung eines Kreisrings als Polygon⁶⁰

3.2.4 Vergleich und Bewertung der Möglichkeiten von DRC

Der Weg über ein zusätzliches Linux-System wurde auch aus Zeitgründen, da das Programm besorgt und der Linux-Rechner evtl. virtuell eingerichtet hätte werden müssen und die Bearbeitungszeit schon für die Einarbeitung in die vorhandene Umgebung schwer einzuschätzen und knapp war, schnell verworfen.

Die vielversprechendste, da sehr variabel und auch gut programmierbare Variante ist die aus Abschnitt 3.2.2. Leider hat sich im Laufe des Projektes gezeigt, dass die nötige Lizenz nicht mehr vertrieben wird und als Alternative nur der Weg über das im Abschnitt 3.2 erwähnte, aber für das Projekt, wie beschrieben, ausgeschlossene „Calibre® One“ ist. Der zu Beginn der Bearbeitungszeit geplante Leistungsvergleich, konnte somit nicht so erfolgen.

Standard-DRC bietet nur wenige Möglichkeiten, aber durch das Nutzen von Hilfsebenen lassen durchaus komplexere Regeln erstellen, z.B. kann über Hilfsebenen die gemeinsame Fläche von zwei Ebenen geprüft werden. Dies ist nützlich für Kontakte, die eine Mindestfläche nicht unterschreiten sollten, um den Kontaktwiderstand nicht zu hoch werden zu lassen.

Der Einsatz von Makros zur Untersuchung von Polygonen bietet eine gewisse Flexibilität, jedoch werden die hierfür nötigen mathematischen Modelle schnell sehr komplex.

3.3 Entwurfsregeln in Zellen und Makros

Testweise wurden Entwurfsregeln in Zellen implementiert, sodass parametrisierte Zellen eine Regelprüfung auf Basis der Standard-DRC beinhalten. So können parametrisierte Zellen, auch bei Verwendung in anderen Entwürfen, ihre eigenen Regeln „mitbringen“. Diese

⁶⁰ Eigene Darstellung

sind auch parametrisierbar, sodass wenn die Parameter für den Entwurf der Zelle eingegeben werden, gleichzeitig, die für die Regelprüfung mit abgefragt werden können. Da parametrisierte Zellen und Makros die gleichen Befehle verwenden, wurden auch testweise Makros erstellt, die nach erfolgter Prüfung an Hand des Ergebnisses dem Benutzer Hinweise zur Fehlerursache geben. Zwar wurden diese Möglichkeiten im Rahmen des Projekts nicht implementiert, jedoch bieten sie für die Zukunft hilfreiche Möglichkeiten beim Entwurf.

3.4 Spezielle Anforderungen der Optoelektronik

Herkömmliche Entwürfe im Bereich der Mikroelektronik basieren auf einer sogenannten „Manhattan Geometrie“, bei der jeder Winkel 90° oder ein Vielfaches von 90° beträgt. Im Unterschied dazu kommen bei der Herstellung optoelektronischer Bauelemente alle Winkel in Betracht. Dies stellt die Entwurfsregelprüfung vor besondere Herausforderungen:⁶¹ Da die Punkte auf einem Raster liegen, kommt es dazu, dass Linien zwischen diesem Raster verlaufen (Abb. 8); dies kann zu unerwünschten Lücken in den Linien des Entwurfes führen. Dieser Umstand ist allgemein bekannt, ihm wird zum Beispiel bei der Konvertierung der CAD-Daten zu Daten für den Elektronenstrahlschreiber entgegengewirkt, indem die Entwurfsdaten erst leicht vergrößert, dann „verschmolzen“ und anschließend wieder verkleinert werden. In der Entwurfsregelprüfung lassen sich bezüglich solcher „Lücken“ Toleranzen einstellen.⁶² Dies kann jedoch dazu führen, dass Regelverletzungen übersehen werden. Daher ist der Toleranzwert so zu wählen, dass er im Ergebnis „gesuchte“ Fehler anzeigt, nicht aber irrelevante „Fehler“, die keine Auswirkungen haben.

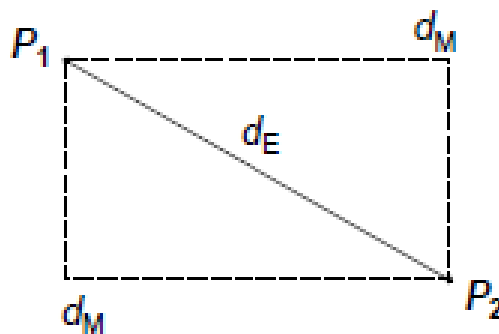


Abb. 8: Verbindung zweier Punkte P_1 und P_2 mittels euklidischer Verdrahtung (d_E) und Manhattan-Verdrahtung (d_M)⁶³

⁶¹ Vgl. (Bogaerts, Fiers, & Dumon, 2014), S. 3

⁶² (Mentor Graphics Corporation, 2016), S. 625

⁶³ (Lienig, 2016), S. 33

3.5 Versuch im Bereich DRC

Aus den in Abschnitt 2.9.6 beschriebenen Befehlen für die Entwurfsregelprüfung ergeben sich mehrere Möglichkeiten, ähnliche Regeln auf unterschiedliche Art und Weise zu prüfen. Versuchsweise wurde die Regel, dass die Ebene1 immer mindestens $2\mu\text{m}$ größer sein soll als Ebene2, auf drei Arten umgesetzt und das Ergebnis verglichen. Abbildung 9 zeigt den Entwurf.

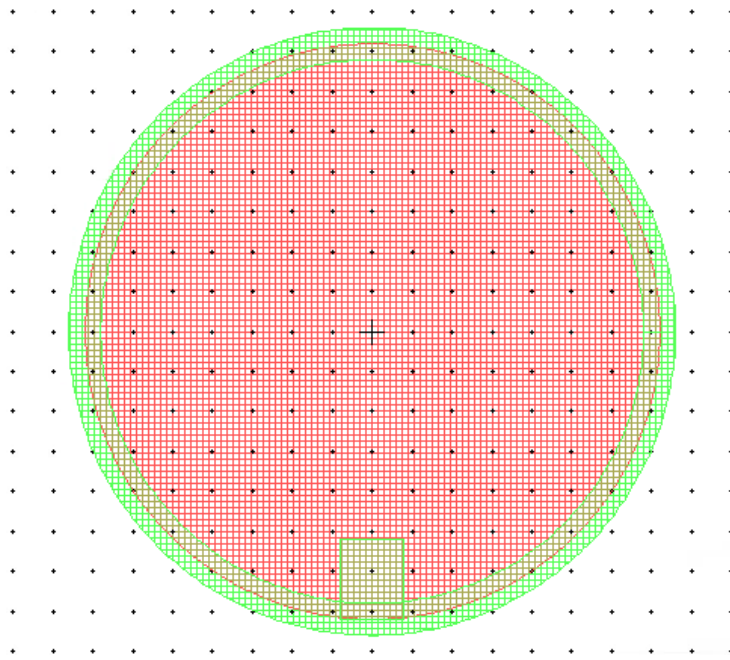


Abb. 9: Skizze der Ebene1 (grün) und Ebene2 (rot)⁶⁴

Methode 1

Es wurde dazu auf eine Hilfsebene zurückgegriffen. Beide Ebenen wurden logisch verknüpft und zwar zu „Ebene1 UND NICHT Ebene2“. Der daraus entstandene Überhang wurde mit der Regel „Minimum Width“ auf seine Breite geprüft.

Methode 2

Erfolgte anhand der Regel „Extention“, womit direkt der Überhang geprüft wird.

Methode 3

Hierbei wurde die Regel „Surround“ angewandt. Es musste zusätzlich die Option „Ignore Intersections“ gewählt werden, um keine Fehler im Innenkreis zu erhalten.

Dabei zeigen sich bei einem Entwurf mit acht unterschiedlich dimensionierten Durchmessern der Fotodioden folgende Ergebnisse:

⁶⁴ Eigene Darstellung

Die Rechenzeit betrug bei Methode zwei und drei jeweils 600 s, wobei Methode eins nur 10 s benötigte. Alle drei Methoden fanden, wenn der Außenradius der Ebene2 auf der Ebene1 lag, dieselbe Anzahl an Regelverletzungen, wenn vorhanden.

Gravierende Unterschiede gab es, wenn der Außenradius der Ebene 2 nicht mehr auf der Ebene 1 lag. Bei zu kleinem Radius der Ebene 2, was bei einer Ätzmaske in der Anwendung die Zerstörung des Bauelementes während der Ätzung zur Folge haben könnte, zeigte:

Die erste Methode keine Regelverletzung, da durch die logische Verknüpfung ein ausreichend breiter Kreis übrig bleibt. Die zweite Methode wies ebenfalls keine Regelverletzung auf, da hier keine Überlappung vorliegt, die zu einer Regelverletzung führen würde. Die dritte Methode registrierte eine Regelverletzung, da Ebene2 nicht mehr von Ebene1 umgeben ist. Dieses Ergebnis ist vorsichtig zu interpretieren, da keine perfekte Justage der Ebenen möglich ist (siehe Abschnitt 4.5) und daher trotzdem ein Spalt entstehen könnte.

Bei zu großem Radius, der zu einer unnötig breiten Struktur bei einer Ätzung führen würde, zeigte die erste Methode keine Regelverletzung, da durch die logische Verknüpfung kein Kreis mehr übrigbleibt, der auf seine Breite hin überprüft werden könnte. In der zweiten Methode wurde eine Regelverletzung festgestellt, da hier keine Überlappung vorliegt aber nur bis zum eingegebenem Mindestmaß, danach erfolgte keine Regelverletzung. Die dritte Methode zeigte in dieser Variante dasselbe Bild wie die zweite.

Bei diesem Versuch zeigen sich große Geschwindigkeitsunterschiede, die die Erstellung von Hilfsebenen durchaus rechtfertigen. Diese Hilfsebenen müssen dann unter Umständen zahlreicheren, jedoch einfacheren Regelprüfungen unterzogen werden. Der Versuch zeigt auch, dass viele Möglichkeiten berücksichtigt werden müssen, um alle Eventualitäten auszuschließen.

4 Implementierung

Die im Kapitel 3 präsentierten Überlegungen und Untersuchungen wurden genutzt, um sie bei der Umsetzung des gewünschten Entwurfs zu nutzen. In Kapitel 4 wird gezeigt, was im Rahmen des Projektes umgesetzt werden konnte.

4.1 Realisierung des Bauelements in Entwurfsebenen

Um das Bauelement Fotodiode auf einem Substrat aufzubauen, wird ein Maskensatz aus acht Masken erstellt. Dieser besteht aus den Masken „Ebene_1“ bis „Ebene_8“, mit den im Folgendem beschriebenen Funktionen. Die Fotodiode ist ausgelegt für eine Beleuchtung von der Rückseite, also durch das Substrat hindurch, daher erfolgt die Kontaktierung zur p-dotierten Schicht ganzflächig auf dem aktiven Gebiet. Auch ein Typ mit Beleuchtung von der Vorderseite wurde für Tests entworfen.

Die erste Maske definiert die Kontaktierung der p-dotierten Schicht, gleichzeitig dient sie als Ätzmaske für den sogenannten Mesa; dies ist eine Erhöhung bis hinunter zur n-dotierten Schicht. Da für Funktionstests Testbauelemente eingeplant werden müssen, diese aber nur von der Vorderseite belichtet werden können, gibt es zwei Varianten der Ebene_1 für die P-Metallisierung: eine geschlossene sowie eine offene für den Test. Damit bei der offenen Variante während der Prozessierung nicht in das Bauelement geätzt wird, gibt es eine zweite Maskenebene, die vor der Ätzung eine schützende Lackschicht über den Testdioden hinterlässt. Die dritte Maske dient der Isolierung der einzelnen Bauelemente zwischen einander. Für die metallische Kontaktierung der n-dotierten Schicht wird die vierte Maske benötigt. Damit es zu keinem elektrischen Kontakt zwischen den Pads und funktionalen Schichten kommt, wird auf der fünften Maske eine Isolationsschicht unter den späteren Pads zur Außenkontaktierung definiert. Im anschließenden Prozess wird der Fotolack nach der Entwicklung verrundet, darüber eine Metallschicht gelegt und der Lack nach der Strukturierung entfernt. Dadurch erhält man sogenannte „Luftbrücken“, eine Kontaktierungsart zwischen aktivem Bauelement und den Pads. Für das Lackkonstrukt wird Maske sechs, für die Strukturierung des Metalls Maske sieben benötigt. Die letzte Maske dient der Definition, des mit Isolationsmaterial sicher zu bedeckenden Bereiches, das so genannte Passivieren.

4.2 Profilschnitt in L-Edit

Um im Programm L-Edit einen Profilschnitt zu erzeugen, müssen zahlreiche Angaben zur jeweiligen Ebene gemacht werden. Des Weiteren müssen Hilfsebenen in Form von abhängigen Ebenen erstellt werden, da zum Beispiel für eine Ätzung eine Ätzmaske benötigt wird. Diese ist im Entwurf „gezeichnet“ dargestellt, die Funktion „Etch“ entfernt aber Schichten an dieser Stelle, entgegen dem üblichen Verhalten einer Ätzmaske. Daher muss hier erst eine invertierte Hilfsebene erzeugt werden. Zusätzlich zur Ätztiefe können der Darstellung auch Parameter, wie Ätzwinkel und Unterschnitt hinzugefügt werden. Neben der Darstellung der Ätzung kann auch Diffusion, also die Änderung der Materialeigenschaft, aber nicht der Struktur dargestellt werden. Die darzustellenden Schichten und Schichtfolgen werden immer ganzflächig grafisch „aufgewachsen“. Alle diese Informationen werden in einer Datei im Format .xst hinterlegt, dann vom Programm eingelesen und eine entsprechende Profildarstellung erstellt. Für das Projekt wurde eine solche Zeichnung für verschiedene Stellen erzeugt, um sich kritischer Stellen besser bewusst werden zu können. Diese Darstellungen sind jedoch stets sehr vereinfacht und manche Prozesse nur schwer abbildbar.

Die Darstellung der Ebenen darf in der verwendeten Version 2016.2 nur mit 16 Farben erfolgen, eine höhere Anzahl führt zu Darstellungsfehlern (ein Bug). Die Darstellung von Allwinkel, wie sie beim Entwurf von photonischen Komponenten vorkommt, ist problematisch. Daher müssen alle Formen in eine 45°- oder 90°-Darstellung umgewandelt werden. Im Projekt wurden dafür die Entwürfe in eine spezielle Zelle kopiert, umgerechnet und erst daraus die Profildarstellung (cross section) erstellt.

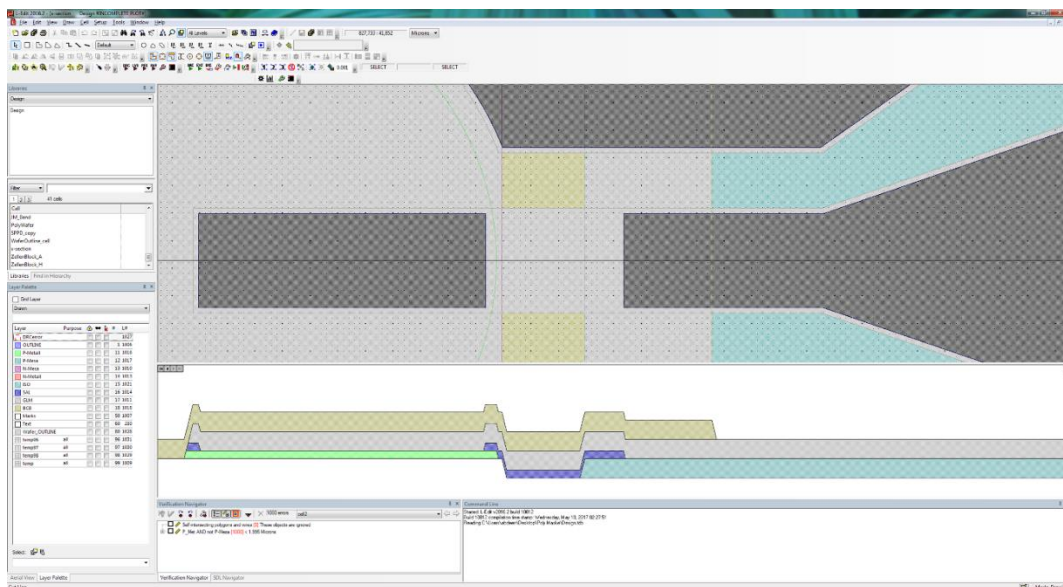


Abb. 10: Profildarstellung des Detektors⁶⁵

⁶⁵ Eigene Darstellung

4.3 Eingesetzte Makros

Im Rahmen des Projektes wurden mehrere Makros erstellt, die den Designer während der Arbeit besser unterstützen sollen. Diese übernehmen für Menschen langwierige Tätigkeiten, wie Wiederholungen bzw. sind auch Teil der Untersuchung, wie die Möglichkeiten der selbsterstellten Entwurfsregelprüfung. Diese werden kurz vorgestellt und ihre Funktion erklärt.

In parametrisierten Zellen, müssen die einzelnen Parameter einzeln übergeben werden, um das gewünschte Bauelement zur erhalten. Daher empfiehlt es sich diese Übergabe der Werte besonders übersichtlich zu gestalten. Dafür wurde ein Makro erstellt, das mit Microsoft Excel erstellte Dateien im Format „.csv“ (comma separated values) einliest. Bei dem Format werden die einzelnen Zeilen durch Zeilenumbruch und die einzelnen Spalten durch ein Semikolon getrennt. Das Makro kann den Datenstrom entsprechend auftrennen, interpretieren, die darin eingegebenen Parameter an die Zellen übergeben und diese zeichnen (Die Zellen erwarten die Parameter in der Reihenfolge [Parametername, Parameterwert, ..., ..., NULL]). Dafür wurden Befehle aus den im Abschnitt 2.9.7 in C-Code eingebettet und für die String Zerlegung die frei verfügbare Funktion der Carnegie Mellon University „strfcns.c“ eingebunden. Die in Zeile A hinterlegten Bauelemente werden so nach den Angaben in Zeile B und C platziert und nach den Vorgaben ab Zeile D parametrisiert. Abbildung 11 zeigt exemplarisch so eine Tabelle. Die parametrisierten Zellen könnten eine variable Anzahl von Parametern haben, das Makro ist in der Hinsicht flexibel. Das aus der so erstellten Liste (Abb. 11) in L-Edit generierte Ergebnis wird in Abb. 12 dargestellt.

A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q
pCellName	x-position	y-position	originx	originy	radius	pring	kontaktradiu	metalloffse	metalloffse	pad_mitte	luftbruecke	pad_offset	pin	testdevice	<-Parameter	
1 GSG-Fotodio	0	0	0	0	32	10	4	4	0	60	25	125	40	1		
2 GSG-Fotodio	550000	0	0	0	36	10	4	4	0	60	25	125	40	1		
3 GSG-Fotodio	1100000	0	0	0	40	10	4	4	0	60	25	125	40	1		
4 GSG-Fotodio	1650000	0	0	0	44	10	4	4	0	60	25	125	40	1		
5 GSG-Fotodio	0	550000	0	0	48	10	4	4	0	60	25	125	40	1		
6 GSG-Fotodio	550000	550000	0	0	52	10	4	4	0	60	25	125	40	1		
7 GSG-Fotodio	1100000	550000	0	0	56	10	4	4	0	60	25	125	40	1		
8 GSG-Fotodio	1650000	550000	0	0	60	10	4	4	0	60	25	125	40	1		
9 GSG-Fotodio	1650000	550000	0	0	60	10	4	4	0	60	25	125	40	1		
10																
11																
12																
13																
14																
15																
16																

Abb. 11: Mit Parametern ausgefüllte .csv Datei⁶⁶

⁶⁶ Eigene Darstellung

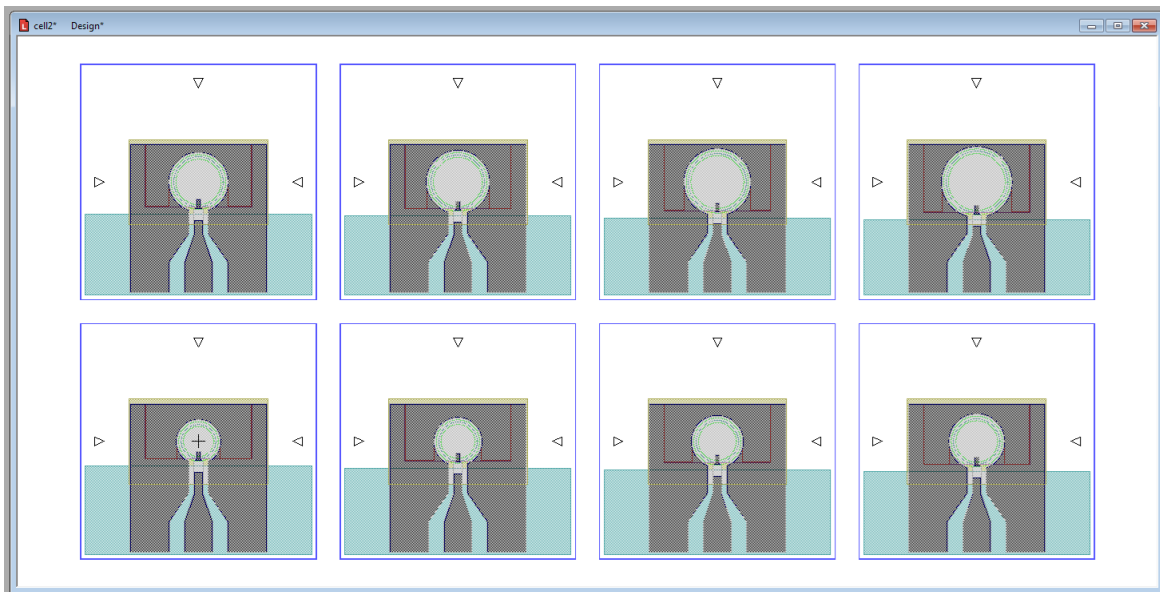


Abb. 12: Block mit den generierten Zellen⁶⁷

Im hier verwendeten Beispiel (Abb. 12) wird nur der Durchmesser der aktiven Fläche variiert und die jeweiligen Varianten platziert, um den Effekt des Makros einfach darstellen zu können. Die so entstandenen Blöcke könnten erneut über eine solche Tabelle im Entwurf verteilt werden.

Es wurde zudem ein weiteres Makro erstellt, das helfen soll, die Waferfläche gut zu nutzen. Dabei kann aus der Liste der erzeugten Blöcke einer gewählt werden; dieser wird dann im gewünschten Abstand über den Wafer verteilt. Dabei kann sowohl der Abstand zwischen den Blöcken als auch der Mindestabstand zum Rand gewählt werden. Durch die entstehende runde Anordnung, die einen gewünschten Abstand für das Handling des Wafers lässt, wird die Waferfläche optimal ausgenutzt (siehe Abb. 13).

⁶⁷ Eigene Darstellung

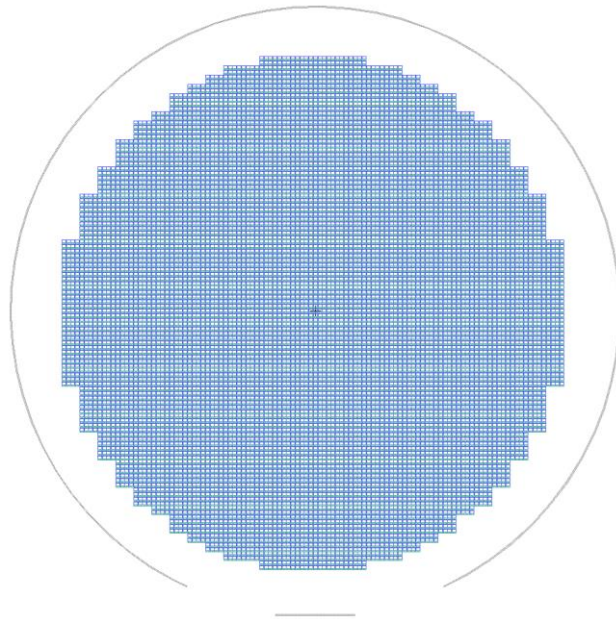


Abb. 13: Automatisch verteilte Blöcke mit Mindestabstand zum Rand⁶⁸

Ein weiteres Makro, das im Rahmen des Projektes erstellt wurde, dient der Beschriftung und Nummerierung der einzelnen Zellen. Dabei wird die Anzahl der zu beschriftenden Bauelemente in X- und in Y-Richtung eingegeben. Hinzu kommen die Angaben über den Abstand der Bauelemente zueinander, die Anzahl der Bauelemente in einem Block sowie die Größe der Lücke zwischen den Blöcken.

L-Edit stellt bereits eine Designdatenbank mit Buchstaben zur Verfügung. Mit deren Hilfe werden einzelne Buchstaben aus Polygonen zusammengesetzt und ergeben dann den gewünschten Text. Dieses Verfahren hat aber den Nachteil, dass bei sehr vielen kleinen Bauelementen und folglich einer großen Anzahl von Bauelementen auf einem Wafer die Leistungsfähigkeit des Rechners an seine Grenzen stößt: Im Projekt ergaben sich über 100.000 einzelne Bauelemente auf einem Wafer; die notwendige Beschriftung von mindestens 10 Polygonen pro Bauelement ergab, dass weit über 1.000.000 Polygone generiert werden mussten. Dies verlangsamte das System zunehmend und führte schließlich zum Absturz. Bis zum Ende der Bearbeitungszeit konnte Mentor Graphics dieses Problem nicht lösen, daher muss die Beschriftung (noch) in einzelnen Abschnitten erfolgen.

Abbildung 14 zeigt eine mit Makros programmierte Entwurfsregelprüfung. Zu sehen ist links die zu prüfende Struktur, die auf der Ebene „Outline“ liegt und rechts die Anzeige der Regelverletzung. Geprüft wurde auf zu spitze Winkel und wenn vorhanden, wurden diese auf eine spezielle Ebene mit den Angaben der Ursprungsebene kopiert. Somit lassen sich die Stellen im Entwurf leicht wiederfinden, da der entsprechende Name der Ebene angezeigt wird und die betroffenen Stellen leicht wieder zu erkennen sind.

⁶⁸ Eigene Darstellung

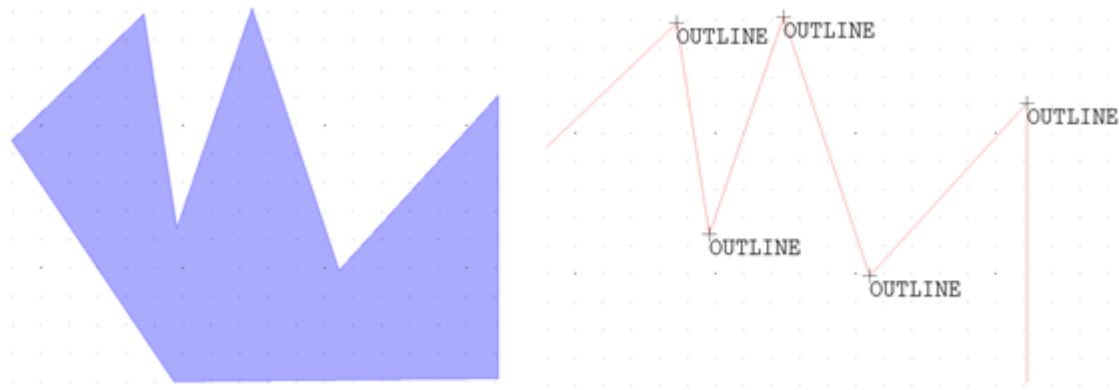


Abb. 14: Untersuchte Struktur (li), Fehleranzeige auf einer speziellen Ebene (re)⁶⁹

Mithilfe von UPI-Befehlen können „Standard-DRC“-Regeln manipuliert werden, wodurch auch schnell ein Satz von Regeln geändert werden kann, z. B. Angaben zur Linienbreite oder der Name der zu prüfenden Ebene. Dies ist auch automatisiert für eine größere Anzahl von Regeln möglich.

Auf diese Weise lassen sich auch Regeln in parametrisierten Zellen erstellen und verändern. Wenn parametrisierte Zellen in Entwürfe eingefügt werden, können bei der Eingabe der Parameter nicht nur die Parameter der Zelle, sondern auch die des Prozesses abgefragt werden, ohne dass Vorgaben im Technologie File (Abschnitt 2.12) vorhanden sind. Daraus lassen sich die entsprechenden Entwurfsregeln automatisch generieren. Mit ihrer Hilfe kann dann eine parametrisierte Zelle überprüfen, ob sie im vorgegebenen Prozess umsetzbar ist bzw. wo Probleme auftreten könnten. Da die Entwurfsregelprüfung durch die platzierte Zelle selbst ausgelöst werden kann, kann sie sich dadurch selbst prüfen. Es ist zudem möglich, einen Satz eigener Regeln zur evtl. schon vorhandenen Technologie File hinzuzufügen. Eine automatisch generierte Überprüfung kann sofort Rückmeldungen und Hinweise an den Benutzer melden. Hierfür stellen die UPI-Funktionen vielfältige Möglichkeiten zur Verfügung, die im Rahmen der Projektzeit kurz getestet worden sind.

4.4 Technologische Entwurfsregelprüfung

Wie in den Abschnitten 2.9.4 und 2.9.5 beschrieben wurde, gelten technologische Randbedingungen für die Realisierung der entworfenen Strukturen. Nicht alles was gezeichnet werden kann, lässt sich so umsetzen. Um schon in der Entwurfsphase erkennen zu können, ob technologische Grenzen erreicht sind, wird eine Entwurfsregelprüfung durchgeführt.

⁶⁹ Eigene Darstellung

4.4.1 Umsetzung der prozessabhängigen Entwurfsregelprüfung am Beispiel der Lithografie

Mit den gesammelten Erkenntnissen werden Entwurfsregeln für den Lithografieprozess erstellt. In der Lithografie unterscheidet man zwischen dem Positivprozess, bei dem der belichtete Lack entfernt wird und dem Negativprozess, bei dem der belichtete Lack stehen bleibt. Als dritte ‚Nebenart‘ gibt es das sogenannte „Image reversal“, bei dem ein positiver Lack durch Zwischenschritte zum Negativprozess umgekehrt wird. Die Abbildungen im Abschnitt 2.8. zeigen ideale Flanken, echter Fotolack entwickelt aber mehr oder weniger schräge Flanken. Folgend abgebildet sind Aufnahmen des Fotolackherstellers MicroChemicals, welche zeigen, wie sich der im Einsatz befindliche Fotolack in der Praxis verhält und daraus Entwurfsregeln entwickelt werden können.

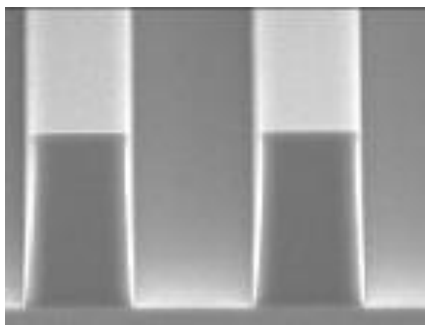


Abb. 15: Lackflanke Positivlack⁷⁰

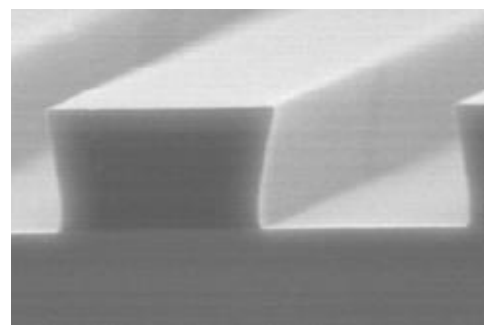


Abb. 16: Lackflanke Negativlack⁷¹

Abbildung 15 zeigt positiven Fotolack, der sehr steile, fast ideale Flanken aufweist. Erfahrungsgemäß entspricht hier die Lackbreite am Fuße einer Lackstruktur der Strukturbreite auf der Maske. Daher ist für positiven Lack im Bezug auf die Auflösung, hauptsächlich die Auflösung des benutzten Systems entscheidend bzw. hat die Auflösung des Lackes keinen direkten Einfluss auf die Entwurfsregeln. Bei positiven Dicklacken, wie der im Rahmen des Projektes vorgesehenen Lacksorte AZ4562, entsteht ein sich nach oben verjüngendes Lackprofil sodass der Lack ein begrenztes Aspektverhältnis besitzt. Um dem Rechnung zu tragen, wird als Auflösungsgrenze für Stege, die Quadratwurzel der Lackhöhe gewählt.

Abbildung 16 zeigt negativen Fotolack. Dieser entspricht an der Lackoberfläche noch dem Maskenmaß, weist aber einen deutlichen Unterschnitt auf. Dieser ist nicht nur für die spätere Prozessierung wichtig (siehe Abschnitt 2.6.5, Lift Off), sondern muss auch bei den Entwurfsregeln beachtet werden. Da sich der Lack verjüngt, kann es zum Abriss am Fuße des entstehenden Lacksteges kommen. Aus Erfahrungswerten wird davon ausgegangen, dass die Breite des Unterschnitts der Lackhöhe entspricht. Daraus wäre die Regel abzuleiten,

⁷⁰ (MicroChemicals, 2017), S. 12

⁷¹ (MicroChemicals, 2017), S. 14

dass die Lackstegbreite den Wert der doppelten Lackhöhe nicht unterschreitet, um Lackabrisse zu verhindern. Image Reversal Lack im Negativprozess wird dünn, 1-2 μm verwendet, dabei ist mit einem Unterschnitt von 250 nm zu rechnen. Benzocyclobuten (BCB) als Isolationsmaterial, wird ähnlich wie Negativlack prozessiert, zeigt aber kein Unterschnitt, sondern verläuft noch zusätzlich um ungefähr 2 μm in die Breite.

Um die Entwurfsregel für den Lithografieprozess abzuschließen, ist noch die maximale Auflösung zu beachten. Diese liegt beim eingesetztem System bei 1 μm . Damit sind kleinere Strukturbreiten nicht sicher und gezielt auflösbar. Damit lassen sich Regeln für den reinen Lithografieprozess herleiten, welche prüfen ob die gewünschten Strukturen als Lackbild auf dem Substrat abbildbar sind. Ob diese Strukturen dann auf bzw. ins Substrat im folgenden Prozessschritt umgesetzt werden können, muss durch andere Entwurfsregeln geprüft werden. Die Lithografie ist nur ein Hilfsprozess.

Regeln für die Lithografie ergeben sich aus maximaler Auflösung des Lithografieprozesses und der Lackhöhe, wobei nicht nur der Unterschnitt, sondern auch andere Effekte in der Lithografie die Auflösung beeinflussten. Abbildung 17 zeigt schematisch, wie eine im Entwurf vorhandene Struktur sich lithografisch auf dem Wafer abbilden kann.

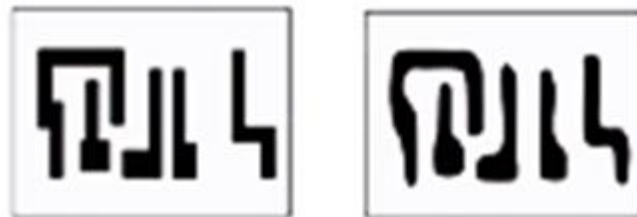


Abb. 17: Entwurf (links) und Abbildung durch die Lithografie (rechts)⁷²

Daraus ergibt sich für

- Positivlack: Bei zu erzeugenden Stegen darf deren Breite den Wert der Quadratwurzel der Lackhöhe nicht unterschreiten. Für Öffnungen gilt die Auflösungsgrenze von 1 μm als Mindestmaß.
- Negativlack: Bei zu erzeugenden Stegen darf deren Breite den Wert der doppelten Lackhöhe plus 1 μm nicht unterschreiten. Für Öffnungen gilt die Auflösungsgrenze von 1 μm als Mindestmaß.
- Image Reversal: Bei zu erzeugenden Stegen darf deren Breite den Wert von 1,5 μm ($2 \times 0,25 \mu\text{m}$ Unterschnitt + 1 μm Auflösungsgrenze) nicht unterschreiten. Für Öffnungen gilt die Auflösungsgrenze von 1 μm als Mindestmaß.
- BCB: Bei zu erzeugenden Stegen darf die Breite den Wert von 1 μm (Auflösungsgrenze) nicht unterschreiten. Für Öffnungen gilt 5 μm ($2 \times 2 \mu\text{m}$ Verlauf + 1 μm Auflösungsgrenze) als Mindestmaß.

⁷² Eigene Darstellung

Bei der Erstellung der Regeln ist insbesondere auf die Polarisierung der Masken zu achten. Die Polarisierung sagt aus, welcher Lack bei der Herstellung der Maske Verwendung findet. Beispiel: Bei positivem Lack auf der Maske werden belichtete Strukturen, also die die im CAD gefüllt sind (wenn nicht zusätzlich bei der Datenkonvertierung invertiert worden ist), gelöst und das Chrom an dieser Stelle entfernt. Damit würden bei im CAD gefüllten Strukturen auf der Maske Öffnungen entstehen, die mit negativen Lack in der Lithografie Stege bilden. Diese wiederum werden unterschritten. Hier ist im CAD für die gefüllten Strukturen, bei Verwendung von Negativlack in der Lithografie, die Regel für Negativlack Stege zu wählen usw.

Aus der obigen Ausführung ergibt sich für das durchgeführte Projekt nachfolgende Tabelle (Tab. 1). Sie nennt den Namen der Ebene im CAD, den für diese Ebene eingesetzten Lacktyp und dessen Dicke, den Lacktyp der benutzen Maske, die sich daraus ergebende Minimale Strukturbreite im CAD sowie den minimalen Abstand der im CAD gezeichneten Strukturen zueinander.

Name im CAD	Lacktyp und -höhe (in μm)	Maskenlacktyp	Minimale Breite (μm)	Minimaler Abstand (μm)
Ebene1	Image Rev., 1	Negativ	1	1,5
Ebene2	Positiv, 1	Negativ	1	1
Ebene3	Positiv, 1	Negativ	1	1
Ebene4	Negativ, 4	Negativ	1	9
Ebene5	Negativ, 4	Negativ	1	9
Ebene6	Positiv, 6	Positiv	1	2,5
Ebene7	Positiv, 6	Positiv	1	2,5
Ebene8	BCB, 2	Positiv	1	5

Tab. 1: Prozessbezogene Entwurfsregeln für die Lithografie

Diese Regeln werden in L-Edit eingepflegt und dienen als erste Regeln eines ganzen Satzes von Regeln. Da unabhängig davon, ob noch weitere Regeln für die jeweilige Ebene folgen, die Regeln ob die gezeichneten Strukturen lithografisch umsetzbar sind, immer gesetzt werden sollten und im Projekt sind, wurde die Regeln bei jedem Layer vorangestellt. Die Regeln sind fortlaufend nummeriert, die erste Zahl erhöht sich bei jedem Wechsel zur nächsten Ebene. Es wurde festgelegt, dass sich nach dem Punkt die ersten beiden Ziffern, als x.00 für Abstände und x.01 Breiten eingepflegt werden. Folgende prozesstechnische oder funktionale Regeln beginnen mit der 1 und werden erhöht, können aber durch die voranstehende Zahl gruppiert werden. So entsteht eine gewisse Ordnung und die Regeln für die Lithografie sind schnell zu finden, z.B. wenn der Lackprozess durch Lackänderung

angepasst worden ist. Umgesetzt werden die Regeln mit den Funktionen „Minimum Width“ für Strukturbreiten und „Spacing“ für Strukturabstände. Da sich diese im Technologie-File abspeichern lassen, stehen sie bei neuen Entwicklungen auf gleicher technologischer Basis wieder zur Verfügung.

Vor der anstehenden Umsetzung dieser Regeln in die Fertigung ist eine Überprüfung sinnvoll. Mithilfe einer Testmaske mit unterschiedlich breiten Strukturen können die tatsächliche Auflösung ermittelt und die Wirksamkeit der Regeln überprüft werden. Hierfür wird eine Maske mit immer kleiner werdenden Stegen und Öffnungen benutzt (siehe Abb. 18). Das maximale Auflösungsvermögen kann ermittelt und das Prozessergebnis auf Homogenität über die ganze Waferfläche hin untersucht werden. Abbildung 19 zeigt das Ergebnis einer Testbelichtung mit beschriebener Testmaske, die Auflösungsgrenzen sind gut zu erkennen. Im linken Bereich sind die schmalen Schlitzte geschlossen, im rechten haben sich die schmalsten Strukturen bereits abgelöst. Auf einer Skala sind die jeweils erreichten Breiten ablesbar. So können Prozessergebnisse und Regeln verglichen werden, jedoch bleibt zu berücksichtigen, dass echte Produktionswafer, im Gegensatz zu Testwafern, in der Folge ihrer Bearbeitung mitunter eine starke Topografie aufweisen, was die mögliche Auflösung weiter senkt.

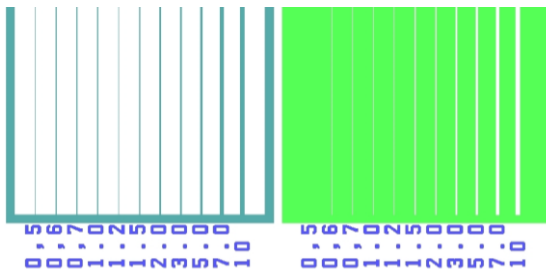


Abb. 18: Entwurf einer Testmaske⁷³

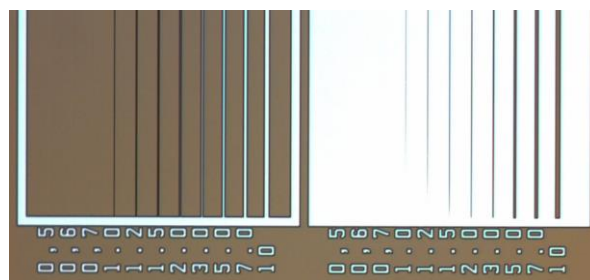


Abb. 19: Testbelichtung⁷⁴

4.5 Funktionale Entwurfsregeln und ihre Randbedingungen

Funktionale Entwurfsregeln sind dafür vorgesehen, um zu überprüfen, ob die Funktion durch den gewählten Entwurf beeinträchtigt wird. Dabei ist die Justage (siehe Abb. 20), die für die Lithografie nötig ist, dort aber keinen Einfluss auf die Entwurfsregeln hat, hier wichtig. Hier muss beachtet werden, dass die Justage der Ebenen nicht beliebig genau sein kann. Nach Herstellerangaben liegt diese bei $\pm 0,5 \mu\text{m}$ ⁷⁵ zwischen zwei Ebenen. Dies ist bei funktionalen Regeln zu beachten, da Abstände nur bis zu diesem Wert reproduziert werden können. Des Weiteren ist der ungünstigste Fall zu berücksichtigen: Wenn die zweite Maske

⁷³ Eigene Darstellung

⁷⁴ Eigene Darstellung

⁷⁵ (Süss MicroTec, 2017), S. 4

auf der ersten um $+0,5\mu\text{m}$ und die dritte zur ersten um $-0,5\mu\text{m}$ verschoben sind, ergibt sich zwischen zweiter und dritter schon eine Verschiebung von $1\mu\text{m}$. Das ist immer im Auge zu behalten. Bei nicht zu einander justierten Ebenen kann dieser Wert noch größer werden. Wichtig ist die Wahl der zueinander justierten Ebenen, da immer nur zwei Ebenen aufeinander justiert werden können und sich der Fehler aufaddiert. Auch hier kann die tatsächliche Genauigkeit in der Fertigung messtechnisch ermittelt werden.

Im Projekt wurden alle folgenden Ebenen auf die erste Ebene justiert, womit sich für die funktionalen Regeln zwischen erster und zweiter Ebene ein Zuschlag von $0,5\mu\text{m}$ und für alle andern von $1\mu\text{m}$ ergibt.

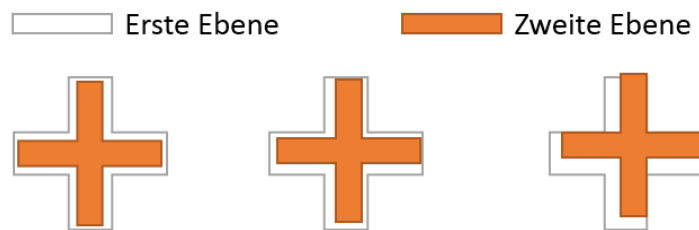


Abb. 20: Optimale Justage, tolerable Justage, Justage außerhalb der Toleranz (v. l. n. r.)⁷⁶

4.5.1 Umsetzung der funktionalen Entwurfsregeln

Es wurden für das Projekt neben den vorher genannten Prozessregeln für die Lithografie auch zusätzliche funktionale Regeln erstellt. Dabei wurden mögliche Prozesseinflüsse nur grob angenommen, da keine Messwerte vorlagen. Hier wurden wie für die Lithografie Erfahrungswerte gewählt und daraus „Sicherheitsregeln“ erstellt, also Mindestabstände oder -breiten, die eine eventuelle Funktionsstörung unterbinden sollen. Dazu muss noch eine eventuell auftretende, nicht auszuschließende Dejustage hinzuaddiert werden. Mögliche Effekte auf das Prozessergebnis durch die Geometrie der Lackflanken konnten nicht berücksichtigt werden, da ihr Einfluss bzw. deren Auswirkungen nicht bekannt waren; sie müssen aber, wenn bekannt, berücksichtigt werden. Im Gegensatz zur Regelliste aus Abschnitt 4.4.1 für die Lithografie gibt es hier nicht zwingend für jede Ebene eine Regel, da manche Regeln zwei Ebenen beeinflussen, aber nur auf einer hinterlegt sein müssen. Im Gegenzug müssen für eine Fragestellung mehrere Regeln erstellt werden.

4.6 Umsetzung der Technologiereferenz

Wie in Abschnitt 2.11 beschrieben verfügt L-Edit über die Möglichkeit eine Technologiereferenz zu erstellen und zu nutzen. Damit lassen sich die erarbeiteten Informationen in einer Technologiereferenz (tech.tdb) bündeln. Diese kann dann für Projekte mit einem ähnlichen

⁷⁶ Eigene Darstellung

Prozessfluss importiert und gänzlich oder angepasst übernommen werden, sodass zukünftige Entwurfszeit gespart wird. Hinterlegt sind in der Technologiereferenz die einzelnen Ebenennamen (Layer), physikalische Eigenschaften der Ebene, Entwurfsregeln für die Entwurfsregelprüfung, aber auch das Raster für den Entwurf und die so genannte „Technologie“ falls der Entwurf in sogenannten „Lambda“, dem ganzzahligen Vielfachen einer festgelegten kleinsten Längeneinheit statt festen Abmessungen angegeben wird. Weiterhin können Funktionen für „Standard Place and Route“ (SPR)⁷⁷, der einzelne Bauelemente hinterlegt sein. Dies ist relevant, falls Bauelemente auf Entwurfsebene miteinander verbunden werden.

⁷⁷ Vgl. (Mentor Graphics Corporation, 2016), S. 50ff.

5 Fazit

Die Literaturanalyse über die Entwurfsregelprüfung hat gezeigt, dass diese im Hinblick auf optoelektronische Bauelemente bisher in der wissenschaftlichen Literatur nur wenig thematisiert worden ist. Auch im Arbeitsumfeld wurde Vieles erstmals ausprobiert und umgesetzt, sodass insgesamt nur auf geringe Vorarbeiten zurückgegriffen werden konnte. Dabei haben sich insbesondere die theoretische Sondierung, aber auch praktische Hindernisse als besonders zeitintensiv herausgestellt; zu nennen ist bspw. die Überbrückung von Tücken im System, die selbst dem Hersteller nicht bekannt gewesen sind. Im Ergebnis konnte die Arbeit zwar nicht die vom Autor angestrebte Tiefe erreichen, jedoch zeigt sie als Machbarkeitsstudie das Potenzial von Problemlösungen auf, die schon mit den eher einfachen „Bordmitteln“ erreicht werden können. Das ursprünglich geplante und in der Anfangsphase der Arbeit vorgesehene Importieren komplexerer und flexibler Entwurfsregeln scheiterte aus lizenzrechtlichen Gründen: Der Vertrieb der notwendigen Softwareversion wurde eingestellt; und obwohl bestimmte Funktionalitäten im Handbuch noch beschrieben und auswählbar waren, sind sie in der Anwendung nicht ausführbar geblieben. Der daraus zwangsläufig notwendige Schritt der Abkehr vom eigentlich vielversprechenden Ansatz hat jedoch auf einen anderen Weg geführt, der gezeigt hat, dass auch durch einen kreativen Umgang mit den zur Verfügung stehenden Mitteln gute Ergebnisse erzielt werden können. Durch geschickten Einsatz von Hilfsebenen, den Einsatz von Makros und die Ausnutzung der bereitgestellten UPI-Funktionen sind vielfältige Möglichkeiten gegeben, eine Entwurfsregelprüfung zu realisieren. Es zeigte sich aber auch, dass selbstprogrammierte Entwurfsregelprüfungen durch die Arbeit mit Polygonen und vor allem ihren Verhältnissen zueinander sehr schnell zu sehr komplexen programmatischen, aber auch mathematischen Herausforderungen führen. Ansätze zu diesbezüglichen Lösungen könnten die Funktionsbibliotheken „Geometry“ und „Polygon“ innerhalb der „boost“-Bibliothek liefern.

Als erster Bereich für zukünftige Entwurfsregelprüfungen steht die Lithografie im Fokus. Erste Überlegungen und Tests sind mit diesem Projekt auf den Weg gebracht worden, auch wurden eine mögliche Umsetzung demonstriert und in der Anwendung eine Umsetzung für die nahe Zukunft angekündigt. Dabei ist das im Projekt behandelte Bauelement noch relativ einfach. Komplexere optoelektronische Bauelemente, z. B. mit optischen Wellenleitern, werden eine intensive Auseinandersetzung mit den Möglichkeiten und der daraus resultierenden Machbarkeit der Entwurfsregelprüfung nötig machen. Dies gilt insbesondere für geometrische Anforderungen im Vergleich zum konventionellem IC-Entwurf.⁷⁸ Ein Umstieg auf eine leistungsfähigere Lösung wie „Caliber one“ ist denkbar.

⁷⁸ Vgl. (Bogaerts, Fiers, & Dumon, 2014), S. 3

Literatur

- Bogaerts, W., Fiers, M., & Dumon, P. (01. 08 2014). Design Challenges in Silicon Photonics.
- DiBartolomeo, S. (20. 01 2017). *All About GDSII: Artwork Conversion Software*. Von <http://www.artwork.com/gdsii/gdsii/index.htm> abgerufen
- FhG HHI. (06. 01 2017). *Abteilungen, PC: HHI*. Von <https://www.hhi.fraunhofer.de/abteilungen/pc.html> abgerufen
- FhG HHI. (06. 01 2017). *Über uns: HHI*. Von <https://www.hhi.fraunhofer.de/das-fraunhofer-hhi/ueber-uns.html> abgerufen
- Göbel, H. (2011). *Einführung in die Halbleiter-Schaltungstechnik* (4. Ausg.). Hamburg: Springer.
- Hilleringmann, U. (2014). *Silizium-Halbleitertechnologie, Grundlagen mikroelektronischer Integrationstechnik*. Paderborn: Springer Vieweg. doi:10.1007/978-3-8348-2085-3
- Ivers-Tiffée, E., & Münch, W. (2007). *Werkstoffe der Elektrotechnik*. Wiesbaden: Teubner.
- Jansen, D. (2001). *Handbuch der Electronic Design Automation*. Offenburg: Carl Hanser.
- layouteditor. (20. 01 2017). *GDSII Wiki: layouteditor*. Von <http://www.layouteditor.net/wiki/GDSII> abgerufen
- Lienig, J. (2016). *Layoutsynthese elektronischer Schaltungen* (2. Ausg.). Dresden: Springer Vieweg.
- McCord, M. A., & Rooks, M. J. (1997). *Handbook of Microlithography, Micromachining and Microfabrication*. Washington: SPIE.
- Mentor Graphics Corporation. (2016). *Tanner L-Edit User's Manual Software Version 2016.1*.
- MicroChemicals. (22. 02 2017). *Dünnlacke: MicroChemicals*. Von http://www.microchemicals.com/de/produkte/fotolacke/positiv_duenn.html abgerufen
- MicroChemicals. (21. 07 2017). *Unsere Produkte 2014*. Von <http://www.microchemicals.com/de/downloads/broschueren.html> abgerufen

- Numerical Recipes . (22. 07 2017). *Numerical Recipes in C, Second Edition (1992)*. Von <http://www.nrbook.com/a/bookcpdf.php> abgerufen
- Platzmann, W. (2013). *Handbuch Elektrotechnik, Grundlagen und Anwendungen für Elektrotechniker* (6. Ausg.). Wiesbaden: Springer Vieweg.
- Reider, G. .. (2005). *Photonik Eine Einführung in die Grundlagen*. Wien: Springer.
- Stiny, L. (2015). *Passive elektronische Bauelemente* (2. Ausg.). Haag a. d. Amper: Springer Vieweg.
- Stiny, L. (2016). *Aktive elektronische Bauelemente* (3. Ausg.). Haag a. d. Amper: Springer Vieweg.
- Süss MicroTec. (26. 07 2017). *MA/BA6 Mask- und Bond-Aligner*. Von <https://www.suss.com/brochures-datasheets/mask-aligner-ma-ba-6.pdf> abgerufen
- Süss MicroTec. (22. 02 2017). *ma-ga-gen4: Süss*. Von <https://www.suss.com/de/produkte-loesungen/mask-aligner/ma-ba-gen4-pro-series> abgerufen
- Vistec. (01. 02 2017). *Grundlagen EBeam: fasimit*. Von http://fasimit.de/fileadmin/template/userfiles/Download/Grundlagen_EBeam_Technology.pdf abgerufen
- Voland, G. (2001). *Handbuch der Electronic Design Automation*. (D. Jansen, Hrsg.) Konstanz: Carl Hanser.
- Völklein, F., & Zetterer, T. (2006). *Praxiswissen Mikrosystemtechnik*. Wiesbaden: Vieweg.
- Wikipedia. (20. 01 2017). *CAD: Wiki*. Von <https://de.wikipedia.org/wiki/CAD> abgerufen
- Wikipedia. (20. 01 2017). *EDA: Wiki*. Von https://de.wikipedia.org/wiki/Electronic_Design_Automation abgerufen

Selbstständigkeitserklärung

Hiermit erkläre ich, dass ich die vorliegende Arbeit selbstständig und nur unter Verwendung der angegebenen Literatur und Hilfsmittel angefertigt habe.

Stellen, die wörtlich oder sinngemäß aus Quellen entnommen wurden, sind als solche kenntlich gemacht.

Diese Arbeit wurde in gleicher oder ähnlicher Form noch keiner anderen Prüfungsbehörde vorgelegt.

Berlin, den 31.07.2017

Oliver Abdeen